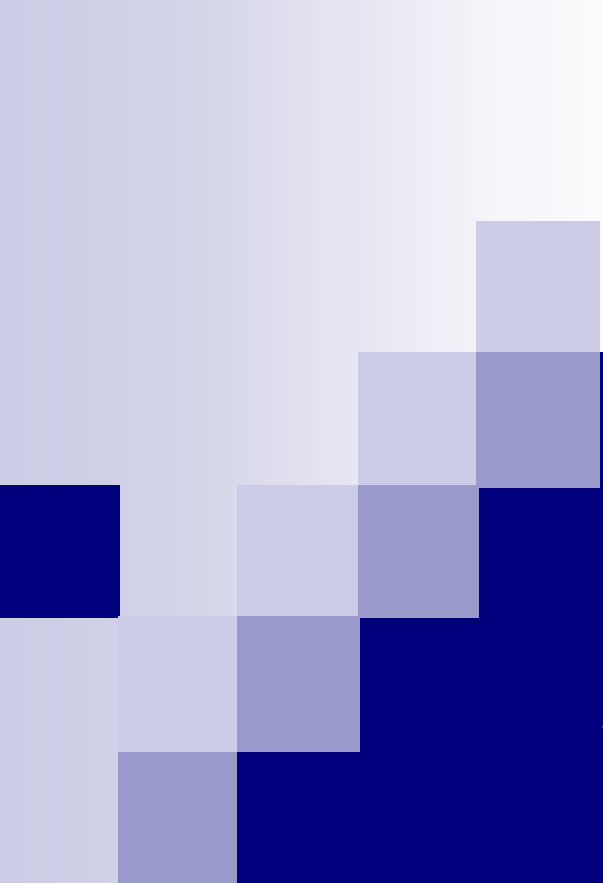




Come si realizza un sensore di radiazione

Maurizio Boscardin
ITC-irst Trento

Maurizio Boscardin

- Dal 1988 lavoro presso ITC-irst Trento www.itc.it
- Ottimizzazione di un processo CCD-CMOS
- Dal 1994 coordinamento dell'attività ITC-irst per la realizzazione di sensori di radiazione
 - ☐ Messa a punto dei processi di fabbricazione sia per R&D che per serie di sensori
 - ☐ Realizzazione di circa 1000 rivelatori a microstriscia doppia faccia per AMS-02 e per ALICE

<http://www.itc.it/irst/Renderer.aspx?targetID=825>

Divisione Microsistemi



- Sensori per applicazioni bio-medicali e di controllo ambientale
- Sistemi micromeccanici (MEMS)
- Sistemi elettro-ottici per visione e analisi non distruttive
- Rivelatori di particelle

Come si realizza un sensore

1. Principali passi tecnologici
2. Flusso di processo
3. Come (provare) rendere un sensore resistente al danno da radiazione

Dal punto di vista di chi realizza un sensore

processo tecnologico

■ Simulazioni

- ☐ Utilizzo simulatori “commerciali”

■ Layout

- ☐ Regole di layout

■ Processo

- ☐ Flusso di processo
- ☐ Singoli passi
- ☐ Regole di layout

Ciclo di produzione

Ossidazione/deposizione

litografia

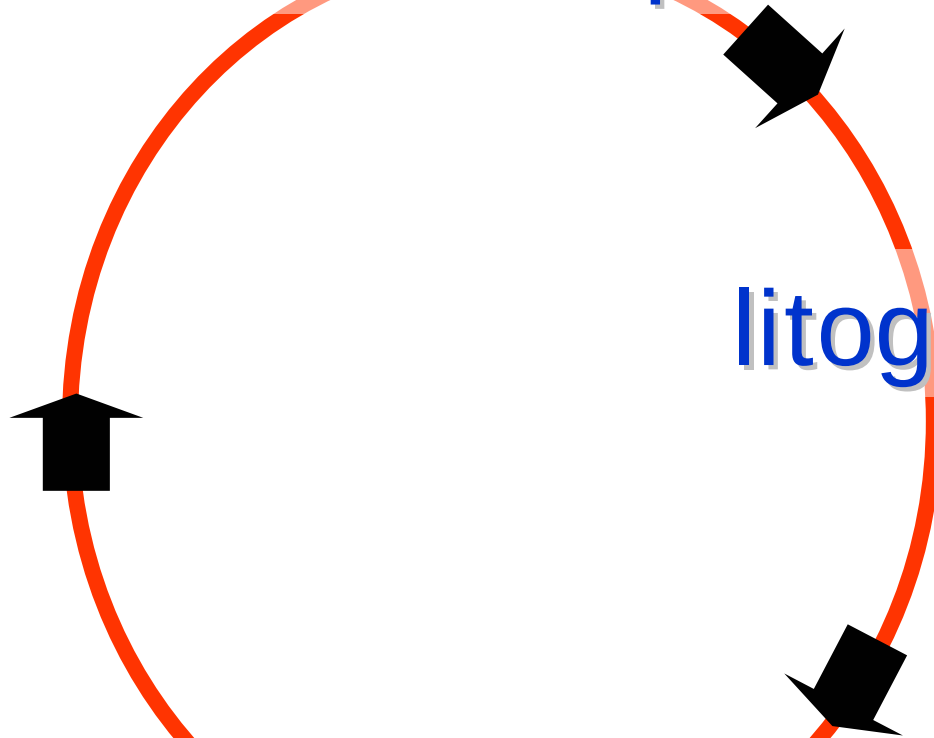
Attacco chimico/drogaggio

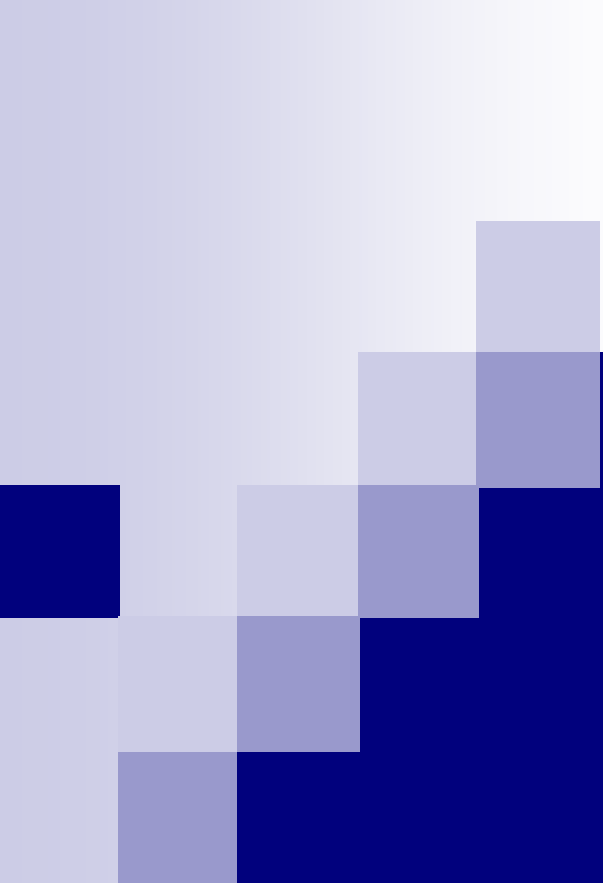
Mask 1

Mask 2

Mask 3

Mask 4

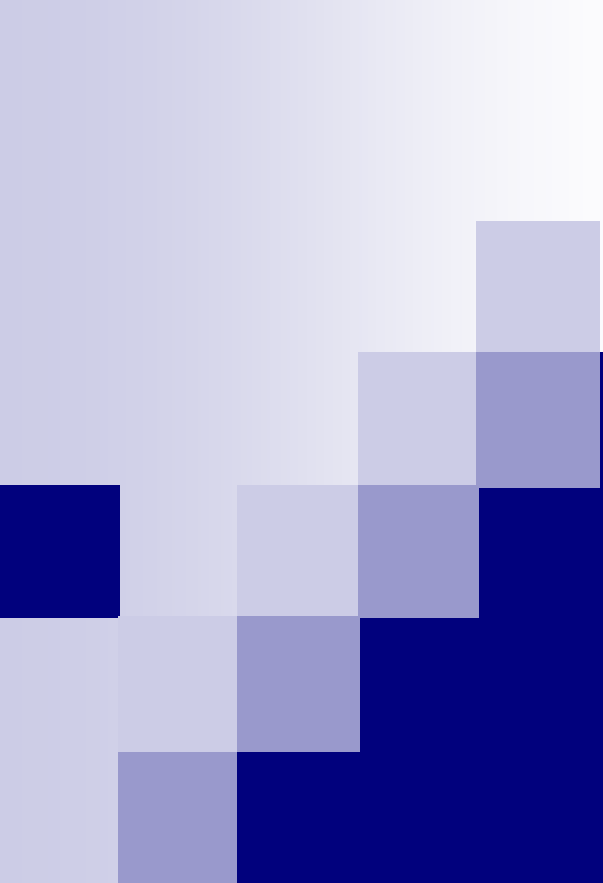




Principali step tecnologici

Introduzione

- Litografia
 - Come trasferire pattern
- Attacco
 - Dry e wet
- Drogaggio
 - Impiantazione e/o diffusione
- Ossidazione
- Deposizione
 - Dielettrici e conduttori
- Controlli on-line



Litografia

LITOGRAFIA

Unico momento del processo dove si definiscono strutture
– ogni altro processo e' uniforme sulla fetta

I passi fondamentali

1. preparazione del substrato [cleaning]
2. coating [tramite spinner]
3. pre-cottura [pre-bake o soft bake]
4. allineamento della fotomaschera
5. esposizione
6. sviluppo
7. ricottura [post-bake]
8. Cottura [hard bake]
9. *altri processi sul substrato così mascherato dal resist*
10. rimozione del resist [stripping]
11. pulizia dopo il processo [ashing]

LITOGRAFIA

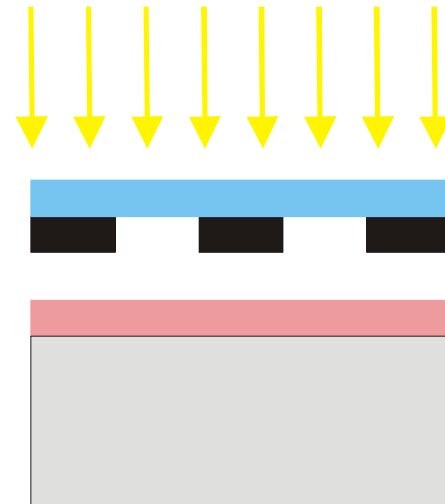
- Gli elementi fondamentali per la litografia
 - ☐ il resist: è un polimero, con cui viene ricoperto il substrato; il suo compito è simile a quello delle emulsioni fotografiche
 - ☐ la sorgente per l'esposizione: luce ultravioletta, elettroni, raggi X....
 - ☐ la maschera: è una lastra di quarzo, coperta da un sottile strato di cromo, nella quale è stato riprodotto il pattern voluto; costituisce il master per la riproduzione sui substrati
 - ☐ lo sviluppo: sostanza liquida che scioglie il resist selettivamente

Tipi di esposizione

- nell'esposizione a contatto, la maschera è in scala 1:1; contiene più chip; la maschera e il substrato si toccano ci possono essere granelli di polvere che si interpongono, e la maschera deve essere ripulita dopo un certo numero di contatti la risoluzione finale è quella determinata dagli effetti di diffrazione
- nell'esposizione a proiezione, la maschera contiene il pattern di un solo chip un sistema di lenti riduce le dimensioni del disegno di un fattore $\sim 5X, 10X$ l'esposizione dell'intero wafer avviene per step & repeat

LITOGRAFIA

Per i resist **positivi**, i raggi UV sono in grado di indebolire i legami tra i polimeri che compongono il materiale. Per quelli **negativi** si verifica il contrario: la radiazione UV rafforza i legami. Nel primo caso sui reticoli è necessario un disegno al positivo mentre nel secondo il disegno dev'essere il negativo di ciò che si vuole riprodurre.



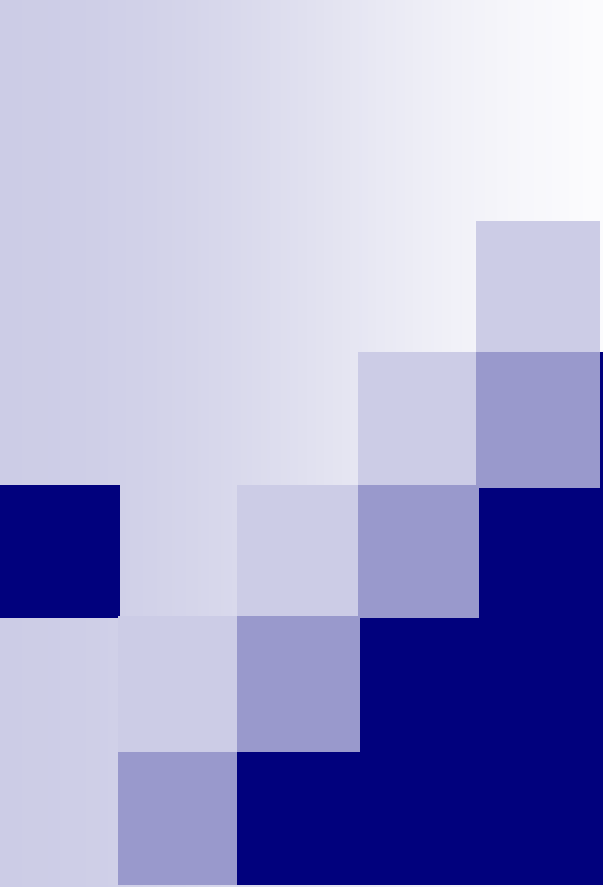
LITOGRAFIA

Resist processing systems “SVG 8600” and “EVG 150”.



Mask Aligner A “Karl Suss MA 150 BSA”





Attacchi
dry e wet

Attacco wet

- Un attacco chimico per immersione (denominato wet) procederà in modo anisotropo
- Con tale processo vengono alterate le dimensioni delle zone aperte anche se di ciò si può facilmente tenere conto dimensionando opportunamente i disegni sulle maschere



Wet etching

Attacco dry

- RIE: Reactive Ion Etching. I wafer sono posti in una camera in cui, tramite l'applicazione di un campo elettrico in continua o in alternata, viene dissociato il gas reattivo utile alla rimozione del film
- Il plasma viene creato qualora l'intensità di campo elettrico a cui è sottoposto il gas è tale da riuscire a ionizzarlo. Gli elettroni liberi, diretti verso l'anodo, acquistano energia cinetica dal campo elettrico stesso durante il loro cammino libero medio.
- Nella camera di reazione si ha la formazione di un plasma: insieme di elettroni, ioni e specie neutre. Sotto l'azione del campo elettrico, le specie reagenti bombardano la superficie del substrato. L'attacco è sia di natura fisica (per collisione) che chimica (reazione).

DRY ETCHING



Dry etching per SiO_2

Rimozione fotoresist



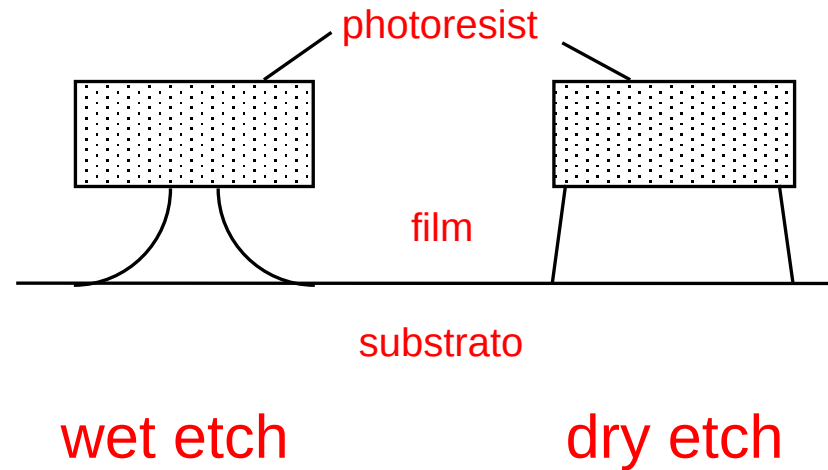
ETCHING

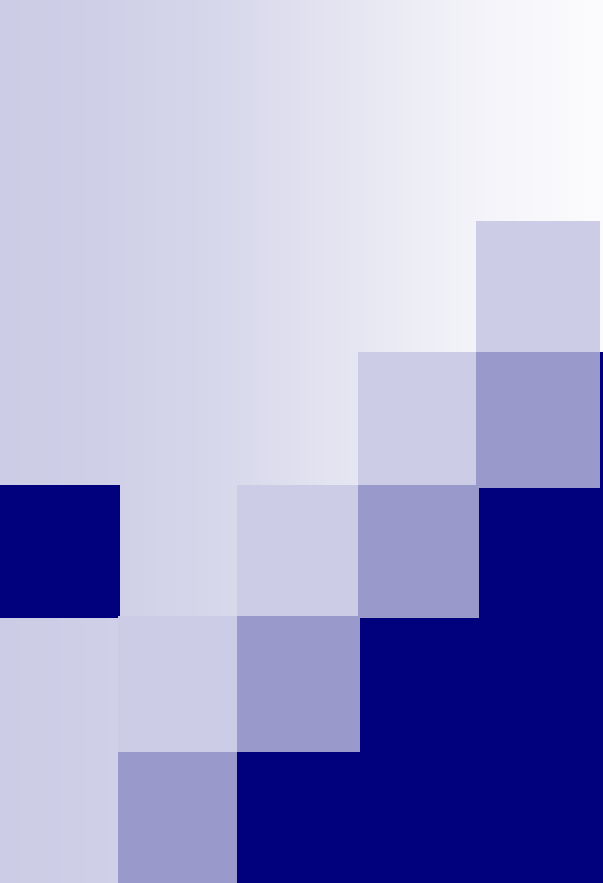
■ WET ETCHING

- ☐ Isotropo
- ☐ Altamente selettivo
- ☐ Solitamente su batch

■ DRY ETCHING

- ☐ Anisotropo
- ☐ Poco selettivo
- ☐ Single wafer





Drogaggi

Drogaggio

I metodi impiegati sono:

- diffusione
- impiantazione ionica

Diffusione

I wafer sono posti in una fornace simile a quella utilizzata per l'ossidazione in cui vengono però immessi gas contenenti l'elemento drogante. Le temperature di processo variano tra gli 800 e i 1200 °C.

Le sorgenti possono essere

- solide: BN ; As_2O_3 ; P_2O_5
- Liquide: BBr_3 ; AsCl_3 ; POCl_3
- Gassose: B_2H_6 ; AsH_3 ; PH_3

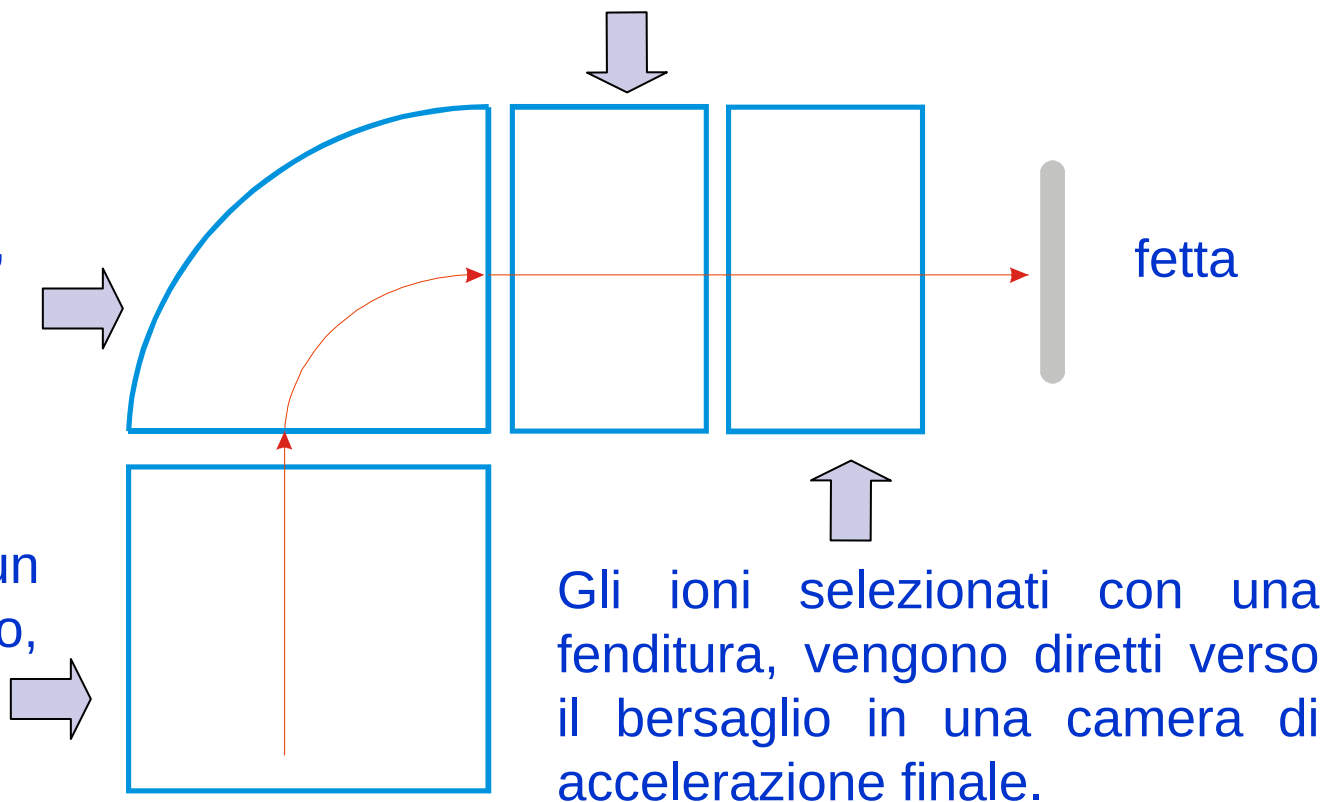
Il processo di diffusione può avvenire nel solido lungo qualunque direzione. In particolare, vi sarà diffusione di drogante nelle zone di confine della mascheratura di SiO_2 . Inoltre, per la curvatura, le tensioni di rottura delle giunzioni sono più basse di quanto si avrebbero nel caso di giunzioni ideali.

Impiantazione ionica

Gli ioni, applicando un campo elettrico, vengono diretti verso uno spettrometro di massa.

A seconda del peso atomico dell'elemento, si ha una diversa deflessione del fascio.

Con l'applicazione di un intenso campo elettrico, vengono creati ioni di sostanze droganti.



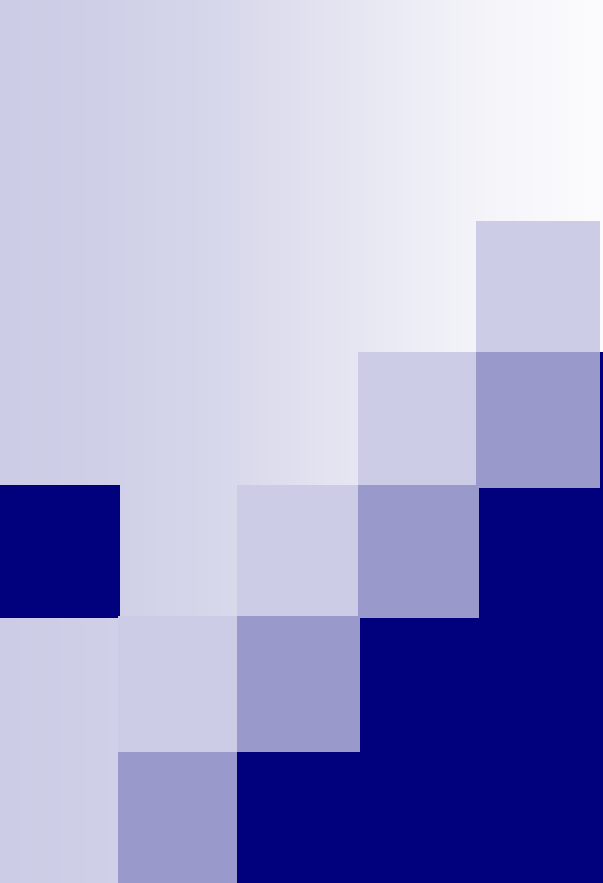
Impiantazione ionica

- La **densità** di drogante è determinata dalla **corrente** di accelerazione.
- La **profondità** a cui penetrano gli ioni è stabilita dalla **tensione** di accelerazione (energia cinetica).
- Per la regolarità del reticolo cristallino, è necessario inclinare il wafer di 7° circa per evitare che gli ioni possano incanalarsi lungo percorsi preferenziali (**channeling**) e dare luogo a giunzioni molto profonde (>1 mm) oppure depositando preventivamente uno strato di materiale amorfo.
- processo di “**rinvenimento**” (**annealing**) del cristallo danneggiato durante l'impiantazione
- “**drive-in**” del drogante ad alta temperatura

IMPIANTATORE

Varian E 220 medium current





Ossidazione

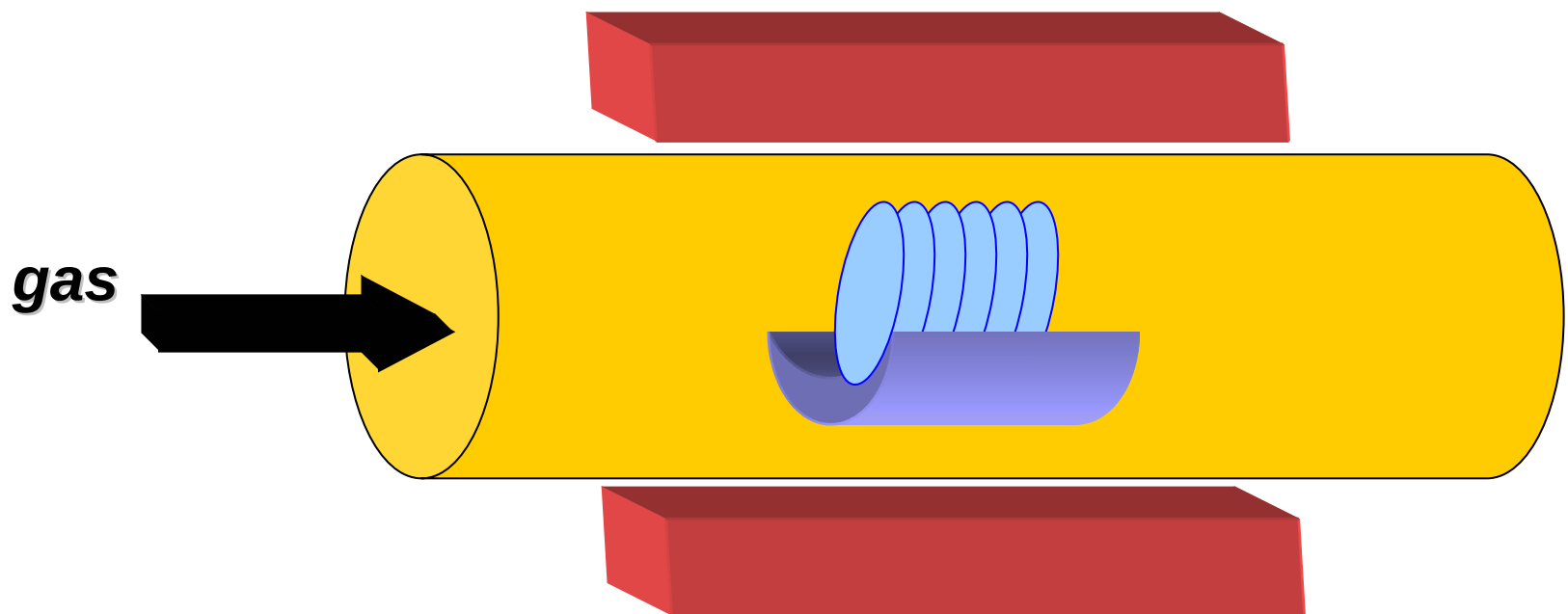
L'ossidazione termica del silicio

La tecnica di ossidazione comunemente utilizzata è quella ad alta temperatura in atmosfera di ossigeno o vapore acqueo.

La prima, più lenta, permette di ottenere ossidi di ottima qualità utilizzati, ad esempio, per avere un isolamento di tipo elettrico tra le piste di collegamento dei dispositivi che compongono il circuito integrato.

Ossidazione termica

L'apparato utilizzato è una fornace in cui sono presenti avvolgimenti riscaldanti intorno a un tubo di quarzo in cui sono alloggiati i wafer.



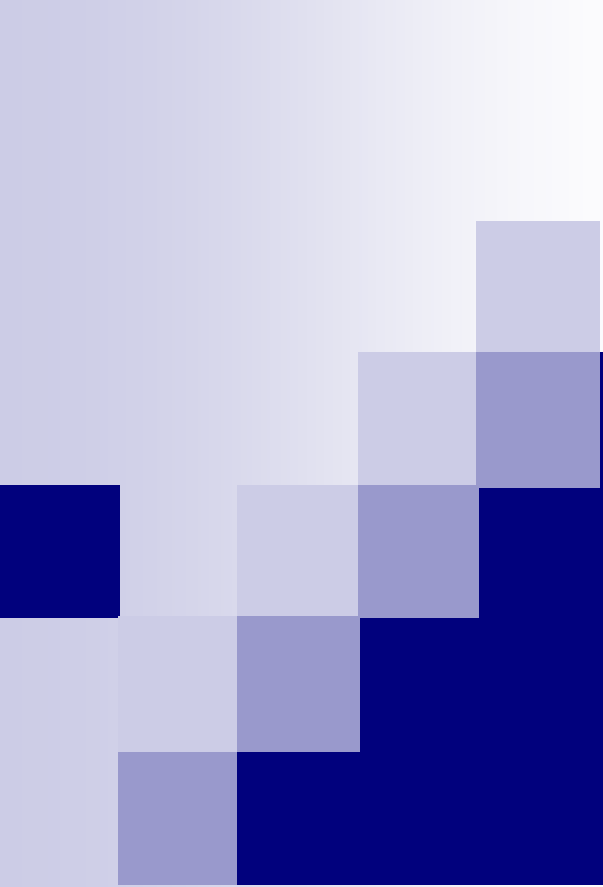
FORNI

Le temperature di processo variano tra i 900 °C e i 1200 °C.



Un sistema di controllo a calcolatore gestisce tutti i passi del processo che vanno dall'inserimento dei wafer nella fornace, alla regolazione della temperatura fino all'estrazione dei wafer





Deposizioni

La crescita di film sottili sul substrato di silicio può essere efficacemente svolta attraverso reazioni chimiche in fase vapore (*Chemical Vapour Deposition*, CVD) di composti contenenti l'elemento da depositare.

- Low Pressure CVD (LPCVD)
- Plasma enhanced CVD (PECVD)

Le reazioni e la crescita possono essere variamente assistite con: temperatura, laser, UV, plasma. A seconda del metodo, il substrato dovrà essere portato ad una temperatura medio-alta (300-900 °C) perché la deposizione avvenga con efficacia.

Materiali depositati:

La deposizione di **ossido di silicio** è utilizzata per creare strati dielettrici di isolamento e, nel caso di SiO_2 drogata con fosforo, per creare uno strato protettivo (passivante) sul chip in grado di impermeabilizzare lo stesso da contaminanti esterni.

il **nitruro di silicio** è impermeabile all'ossigeno, all'acqua e al sodio e viene quindi impiegato per migliorare la passivazione del chip, inoltre, poiché la sua velocità di ossidazione è piuttosto bassa, viene usato come maschera per effettuare un'ossidazione selettiva del silicio

il **silicio poli-cristallino** drogato viene anche usato come sorgente per la diffusione e quella di resistori integrati di valore elevato.

METALLIZZAZIONI

Al1%Si con spessori da 500nm a 2 micron, deposto per
sputtering o per **evaporazione**



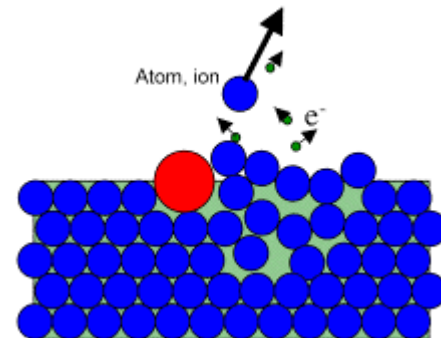
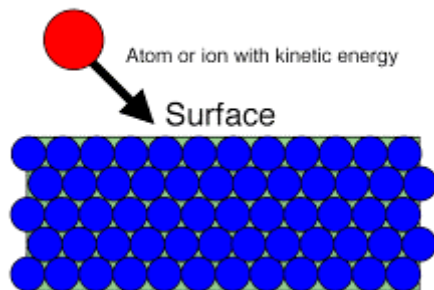
Sputtering: Varian 3180



Evaporator: Ulvac EBX-16C

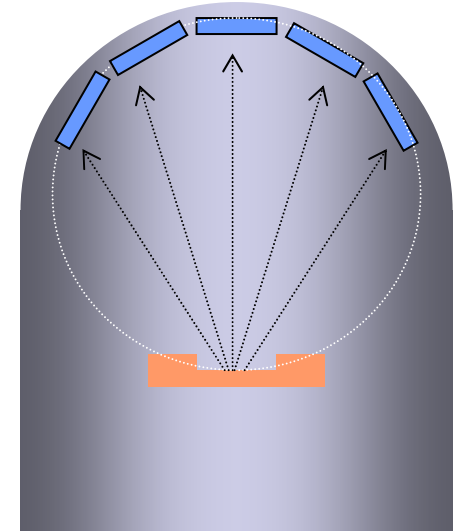
Sputtering

- Tra il wafer e il bersaglio viene applicato un campo elettrico in grado di ionizzare il gas che affluisce nella camera di deposizione
- Nella camera si crea un **plasma** e gli ioni Ar^+ vengono accelerati verso il catodo (target).
- A causa delle **collisioni** con gli ioni Ar^+ , i frammenti che si staccano dal target riescono a diffondere e a depositarsi sul wafer.
- Deposizione a bassa temperatura



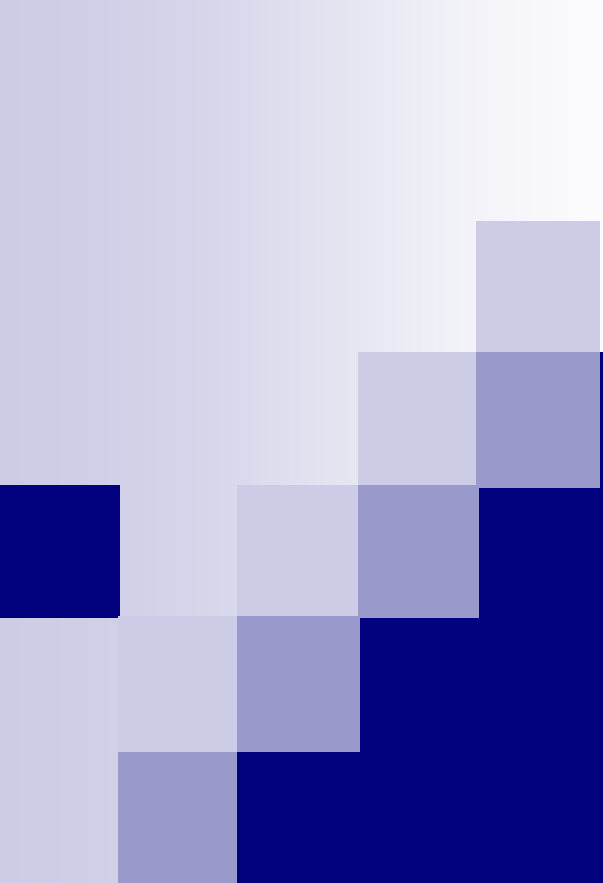
Evaporazione

Nel processo, il materiale da evaporare viene scaldato in un crogiolo in una camera sotto vuoto in modo da portarlo in fase vapore.



Gli atomi del materiale evaporato attraversano lo spazio che separa il crogiolo dal substrato ed è sulla sua superficie “fredda” che essi si attaccano.

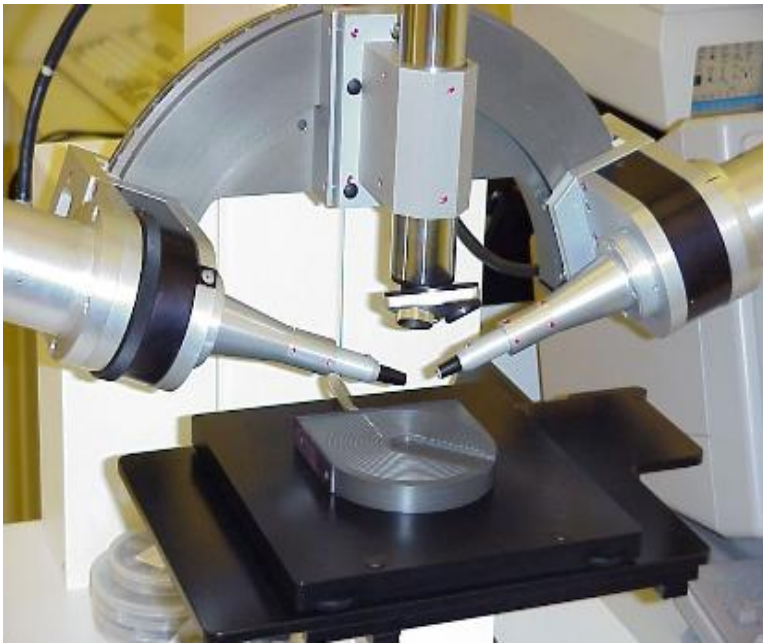
non elevata efficienza del sistema (basso *throughput*)



Controlli on line

CONTROLLI ON-LINE

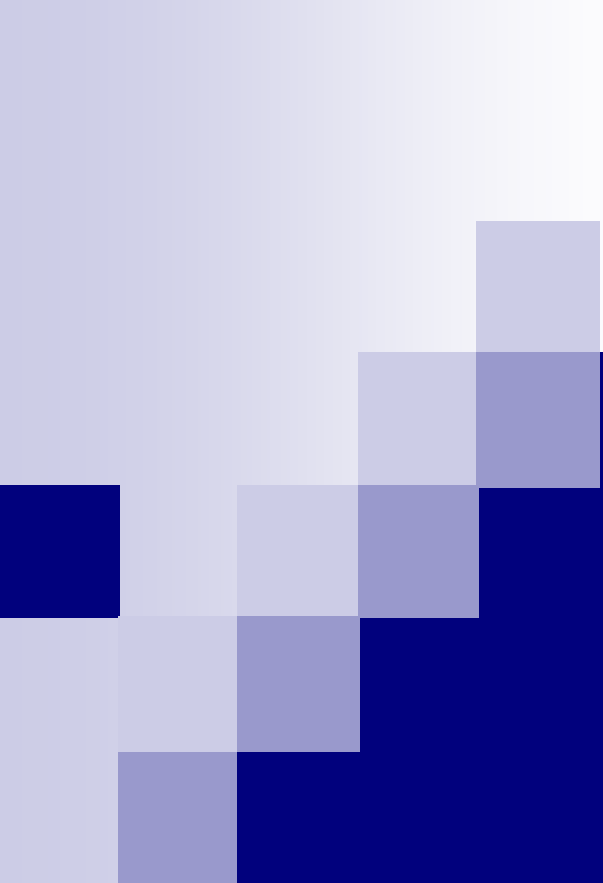
- Microscopio; spessore interferometro; resistivita' 4-punte; elissometro per indice di rifrazione;
- Nessun controllo "elettrico"



elissometro



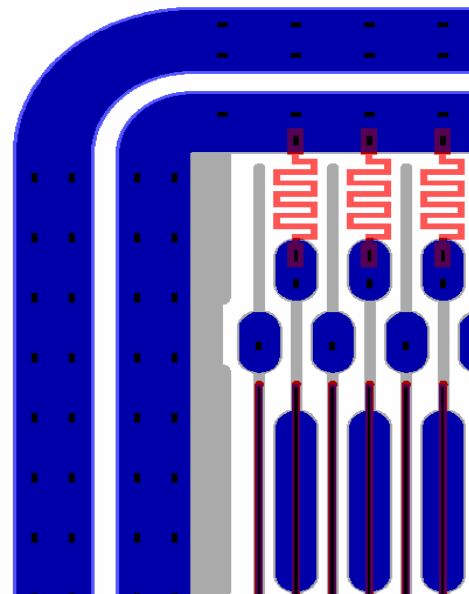
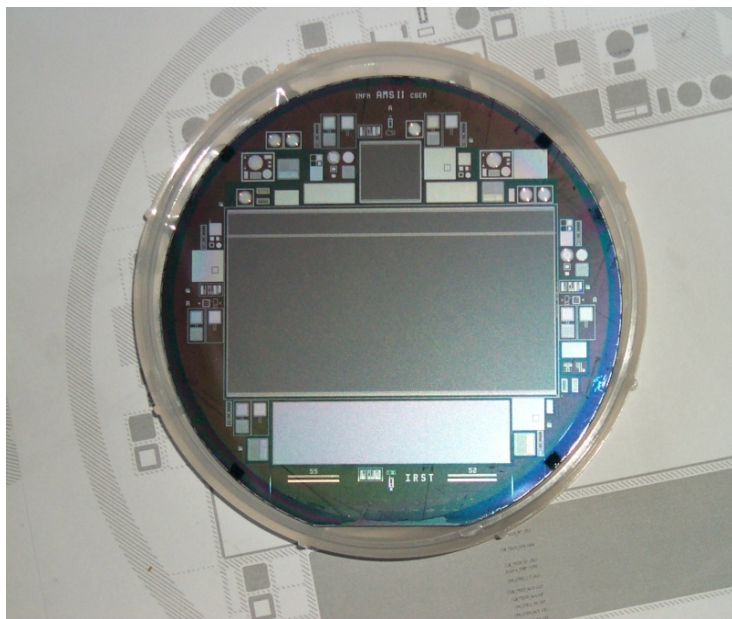
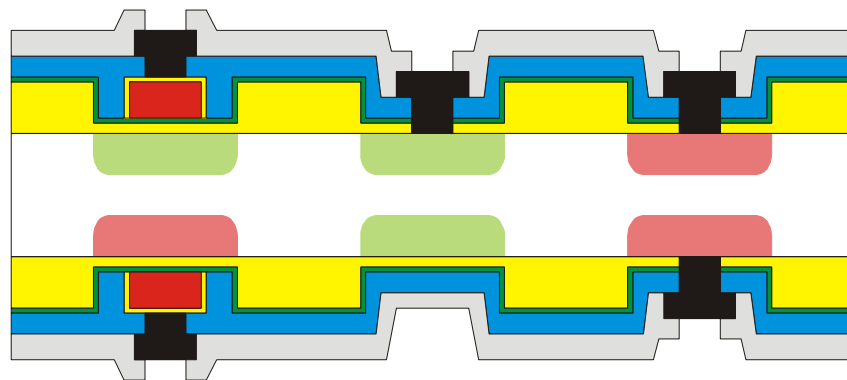
Microscopi ecc.



PROCESSO DI FABBRICAZIONE

Rivelatori a microstriscia

- Doppia faccia
- Grande area
- Accoppiamento AC o DC
- Polarizzazione
- Isolamento lato ohmico



Ciclo di produzione

Ossidazione/deposizione

litografia

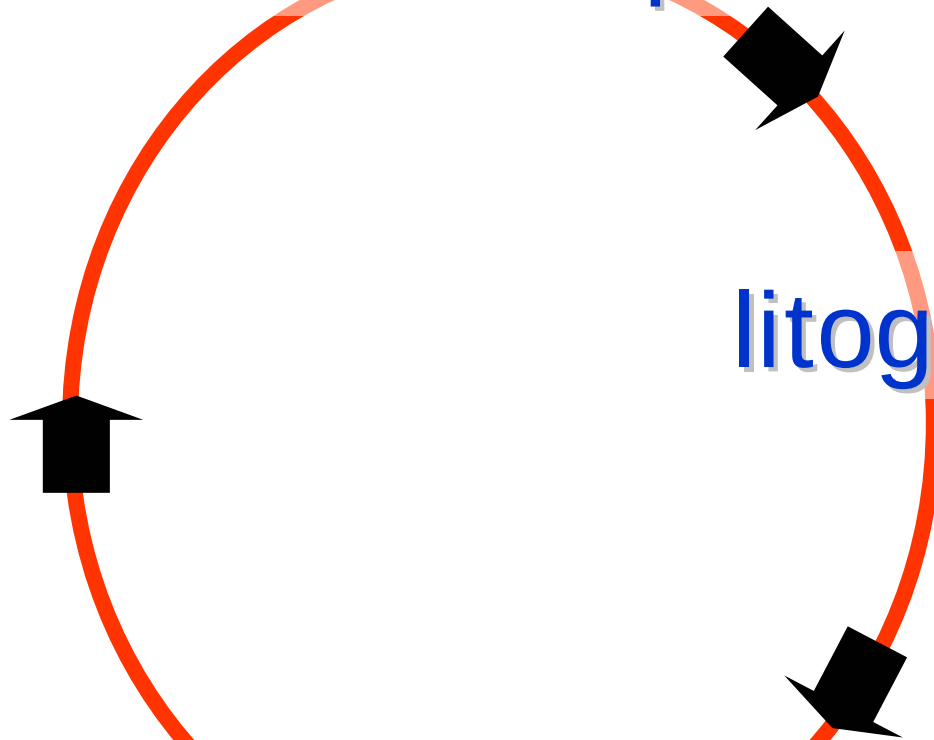
Attacco chimico/drogaggio

Mask 1

Mask 2

Mask 3

Mask 4



Ciclo di produzione

■ Processo

- ☐ 12 livelli di mascheratura
- ☐ 25 (50) fette
- ☐ 6 impianti
- ☐ 4 ossidazioni/annealing
- ☐ 7 deposizioni (tra ossidi, nitruro, polisilicio e alluminio)

■ Tempi tra 12 – 14 settimane

- ☐ Insieme di passi elementari “nascosti”: Ogni ossidazione ha bisogno di Cleaning, Rinsing, Ossidazione, Controllo spessore
- ☐ Le fette a “fine giornata” devono essere in una configurazione “sicura”
- ☐ Orario di apertura del laboratorio (l'industria lavora 7g/7 e 24h)

Substrato di silicio

- Si parte da una wafer di silicio tipo-n con una resistività tipica dell'ordine dei $K\Omega\text{cm}$. La elevata resistività assicura basse tensioni di svuotamento ed alta purezza del materiale.



Fetta di silicio

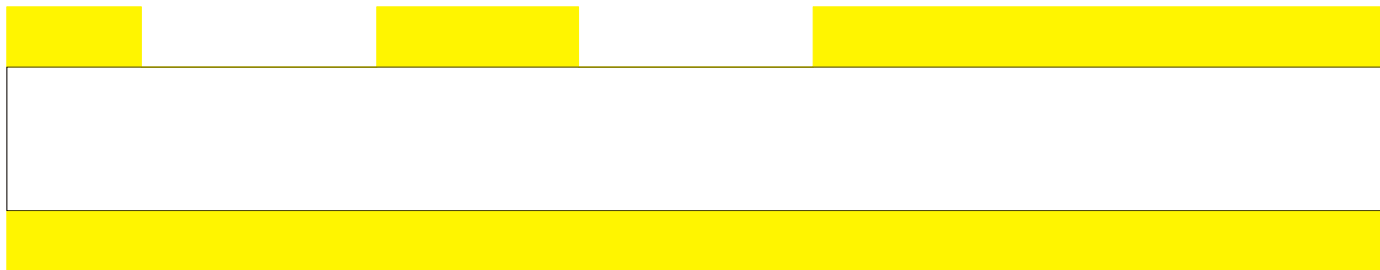
Ossido di isolamento

- Crescita di circa 1 micron di ossido
 - ☐ Pulizia “standard” prima dell’introduzione fette in forno
 - ☐ Crescita wet e/o dry
 - ☐ Scopo = protezione
 - silicio
 - capacita’ di accoppiamento



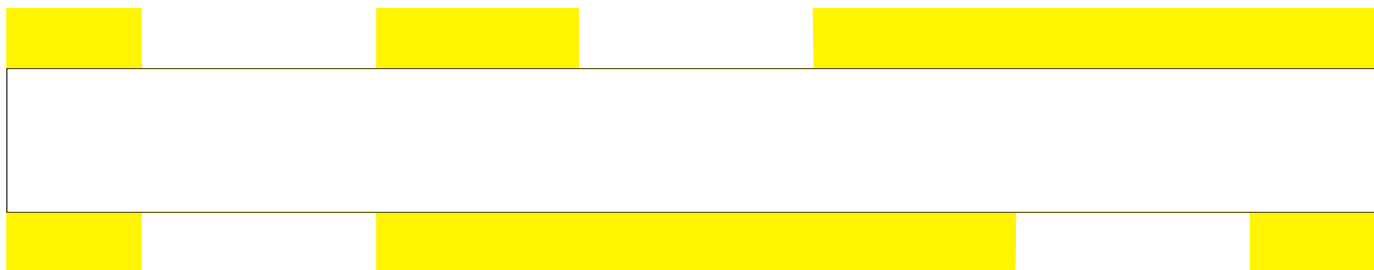
Prima Litografia

- Definizione e apertura p-diff lato giunzione = “strip p”
 - ☐ Litografia
 - Marker
 - ☐ etching ossido (parziale)
 - ☐ rimozione resist



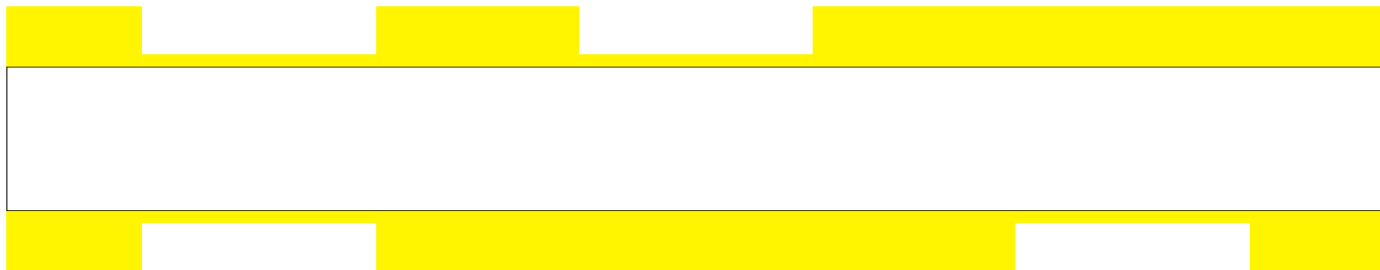
Seconda Litografia

- Definizione e apertura n-diff lato ohmico = “strip n”
 - ☐ Litografia
 - ☐ etching ossido (parziale)
 - ☐ rimozione resist
- Rimozione ossido residuo



Crescita ossido

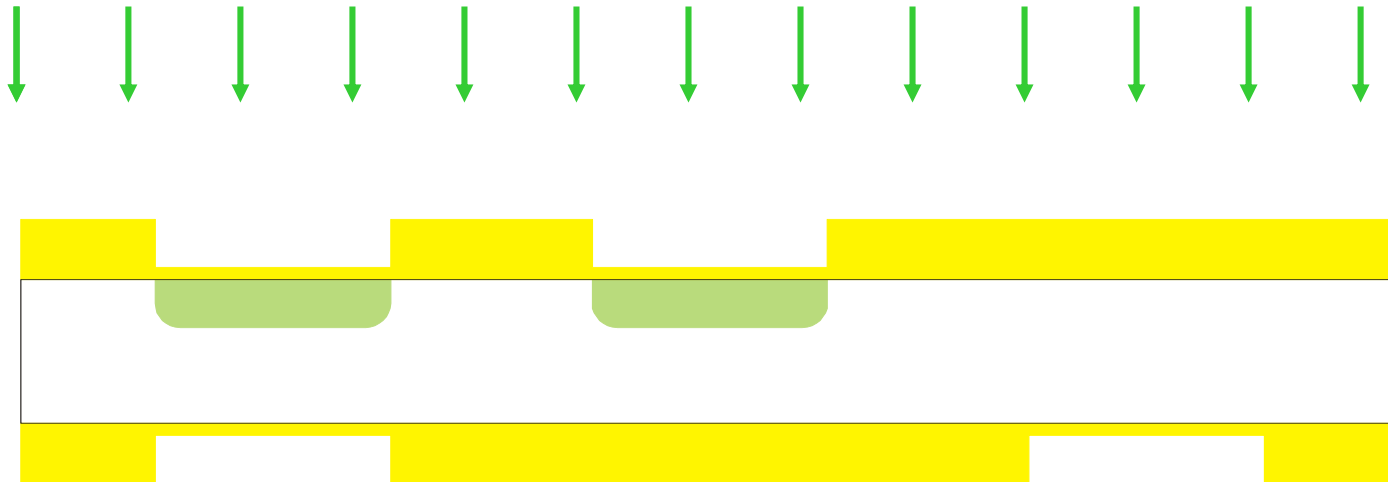
- Crescita di circa 50nm di ossido termico
- Drogaggio tramite impiantazione
 - “pulizia” impianto
 - Attraverso ossido (non su silicio)
 - Senza maschera di resist ma con maschera di ossido



Formazione zone drogate

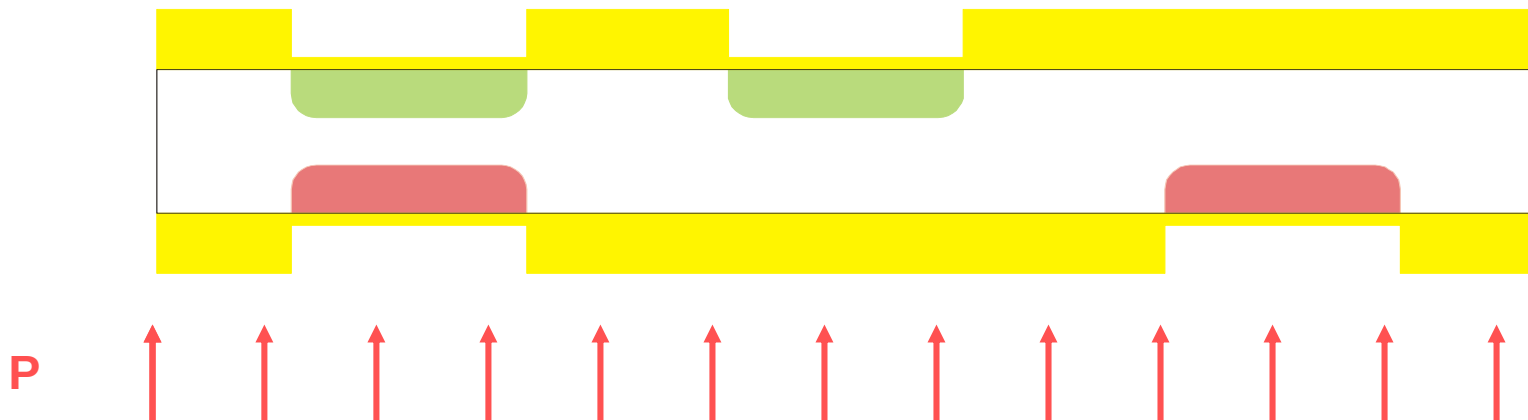
- Impianto di Boro 100KeV 5E14 atm/cm³
- Drogaggio strip p

B



Formazione zone drogate

- Impianto di Fosforo 100KeV 5E15 atm/cm³
- Drogaggio strip n



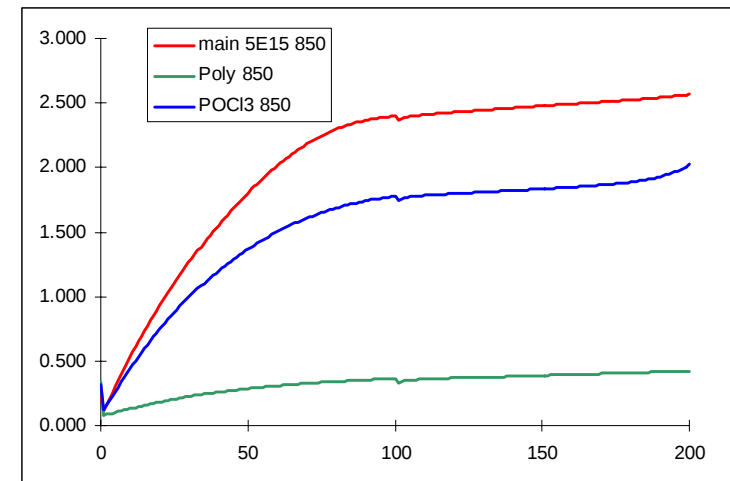
Gettering

processo che rimuove le impurita' dalla zona attiva del dispositivo

Estrinseco utilizzo di metodi esterni alla fetta per creare zone danneggiate o stress nel cristallo (solitamente sul retro della fetta)

- ☐ Diffusioni P = dislocazioni, Si-P precipitati ...
- ☐ laser
- ☐ Ion bombardment
- ☐ polisilicio

- **Intrinseco** precipitazione di ossigeno nella fetta di silicio, creazione di cluster (stress meccanici)



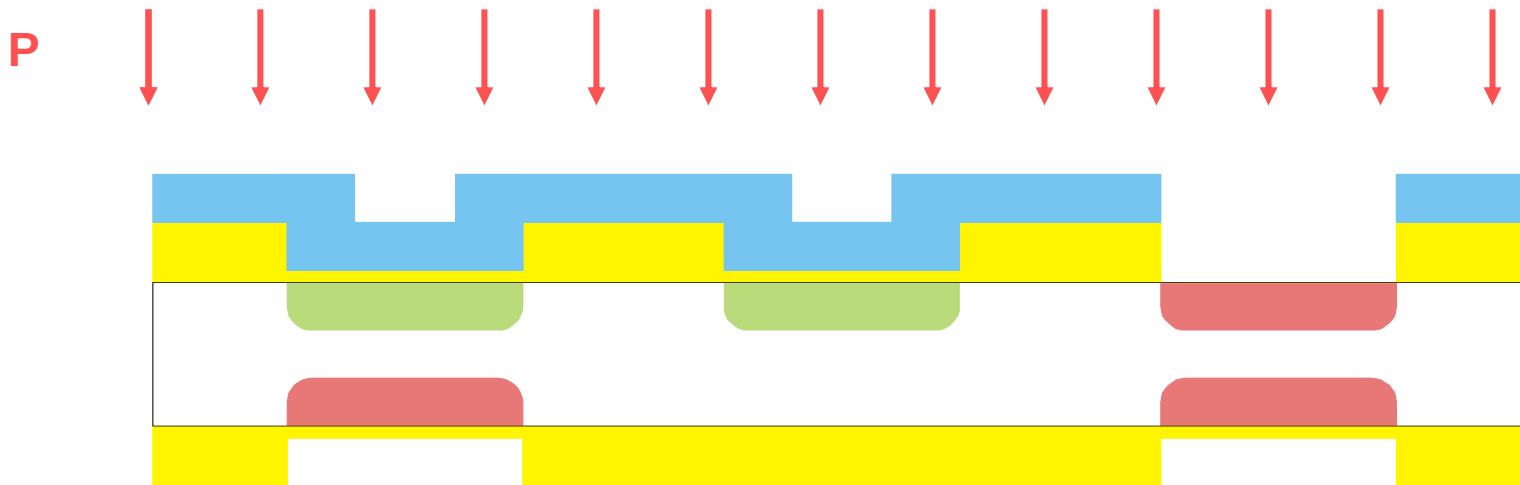
Terza Litografia

- Definizione e apertura n-diff lato giunzione = scribe line
 - ☐ Litografia
 - ☐ etching ossido
 - ☐ ~~rimozione resist~~



Formazione zone drogate

- Impianto di Fosforo 80KeV $1E14$ atm/cm³
- Scribe Line



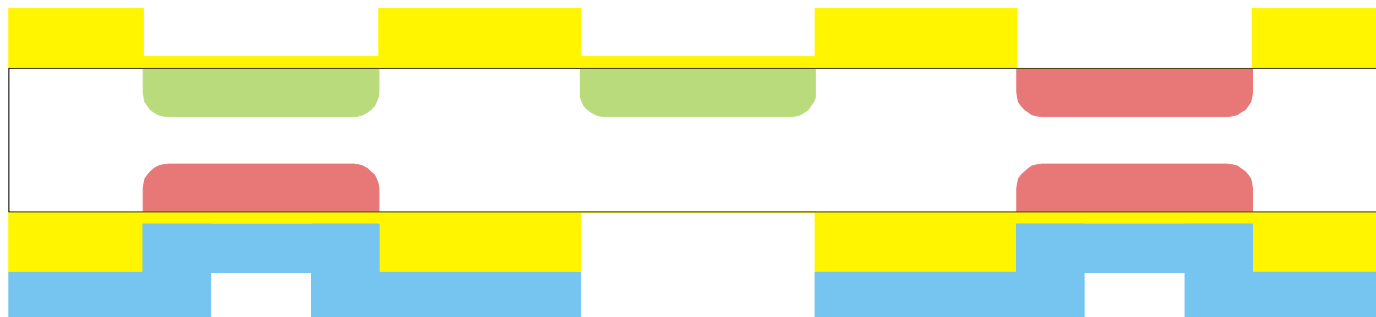
IV Litografia

■ Definizione e apertura p-diff lato giunzione = p-stop

- ☐ Litografia
- ☐ etching ossido
- ☐ rimozione resist

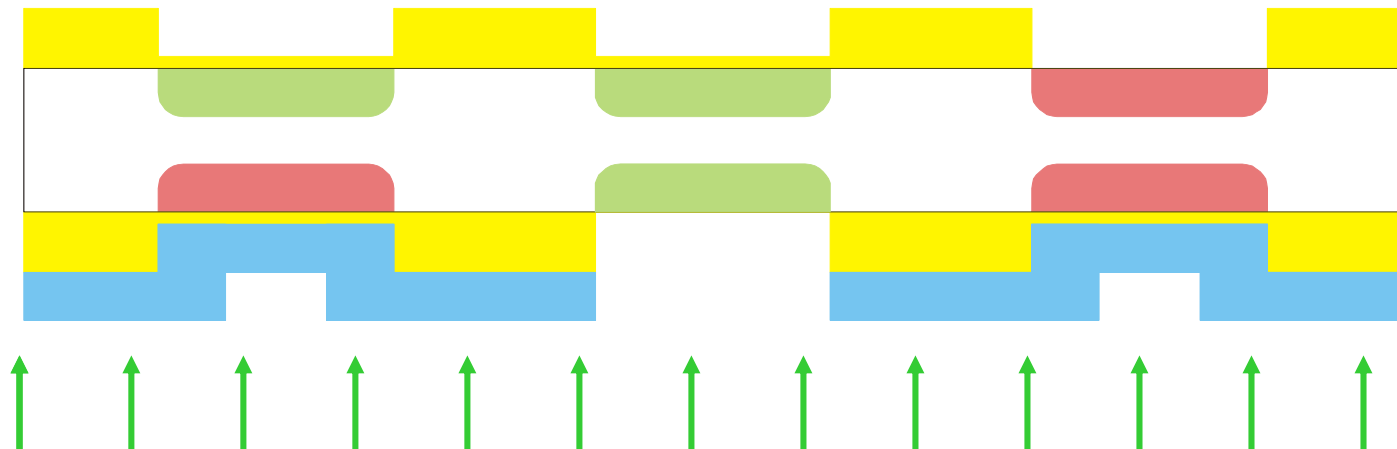
■ P-stop

- ☐ Box
- ☐ Multipli



Formazione zone drogate

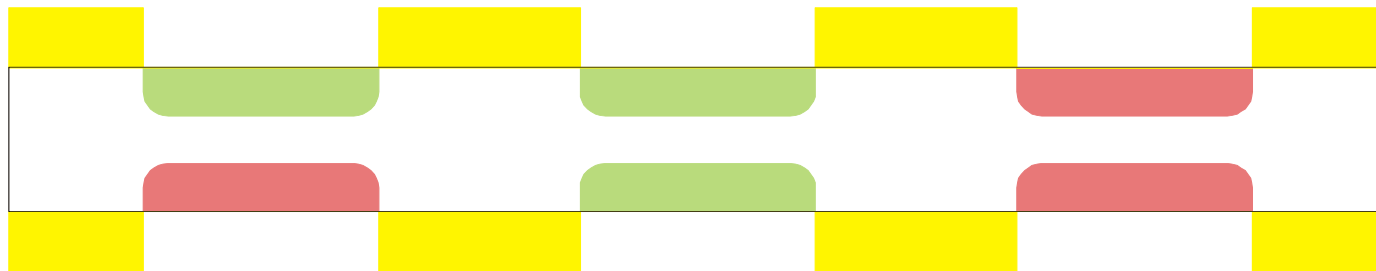
- Impianto di Boro 70KeV 5E13 atm/cm³
- Drogaggi di p-stop



Accoppiamento AC

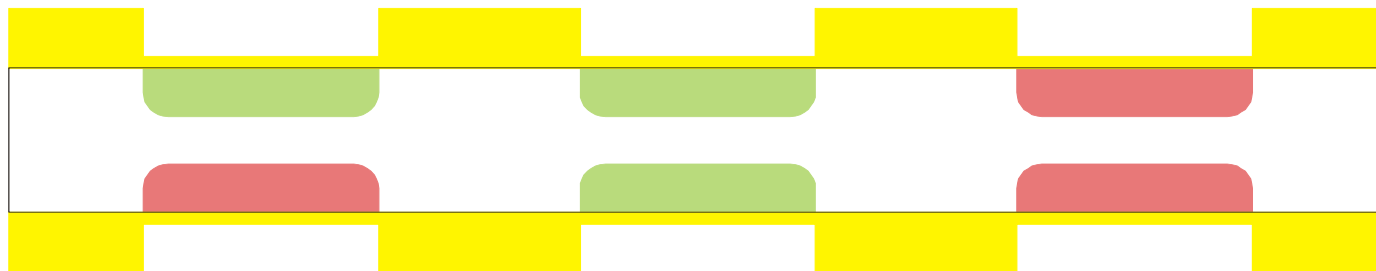
■ Pulizia

□ Rimozione ossido



Dielettrico di accoppiamento

- Crescita ossido di accoppiamento
 - Circa 100nm



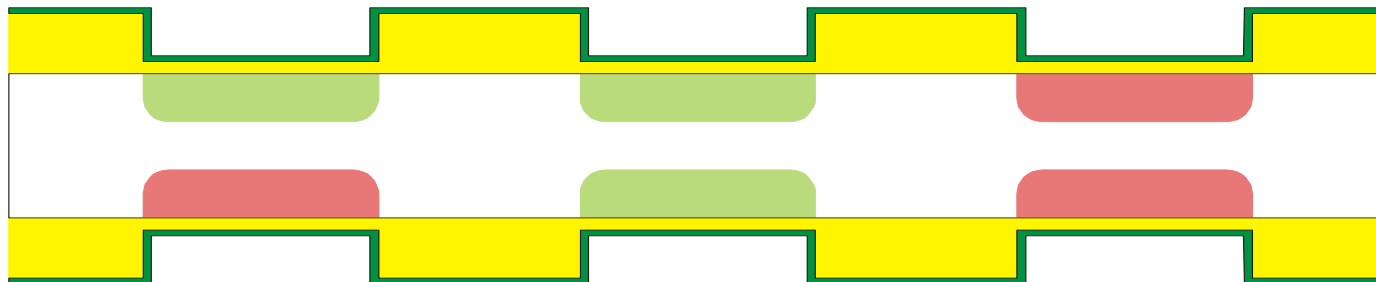
Dielettrico di accoppiamento

■ Deposizione Dielettrica

□ Un doppio strato assicura una maggior resa dei condensatori

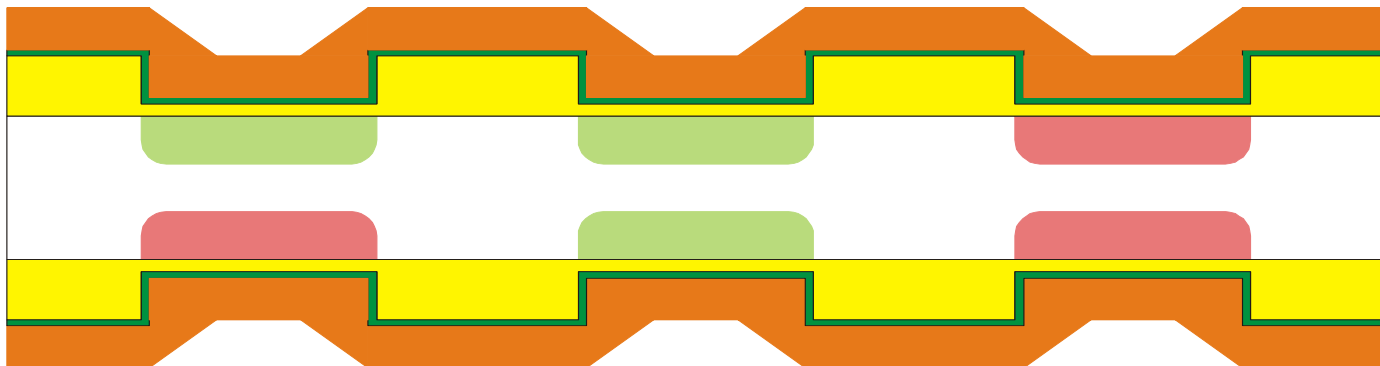
- Ossido e TEOS
- Ossido e Nitruro

■ Ossido e Nitruro assicurano un'elevata resa



Polisilicio deposizione

- Deposizione di 300 – 500nm di polisilicio



Polisilicio drogaggio

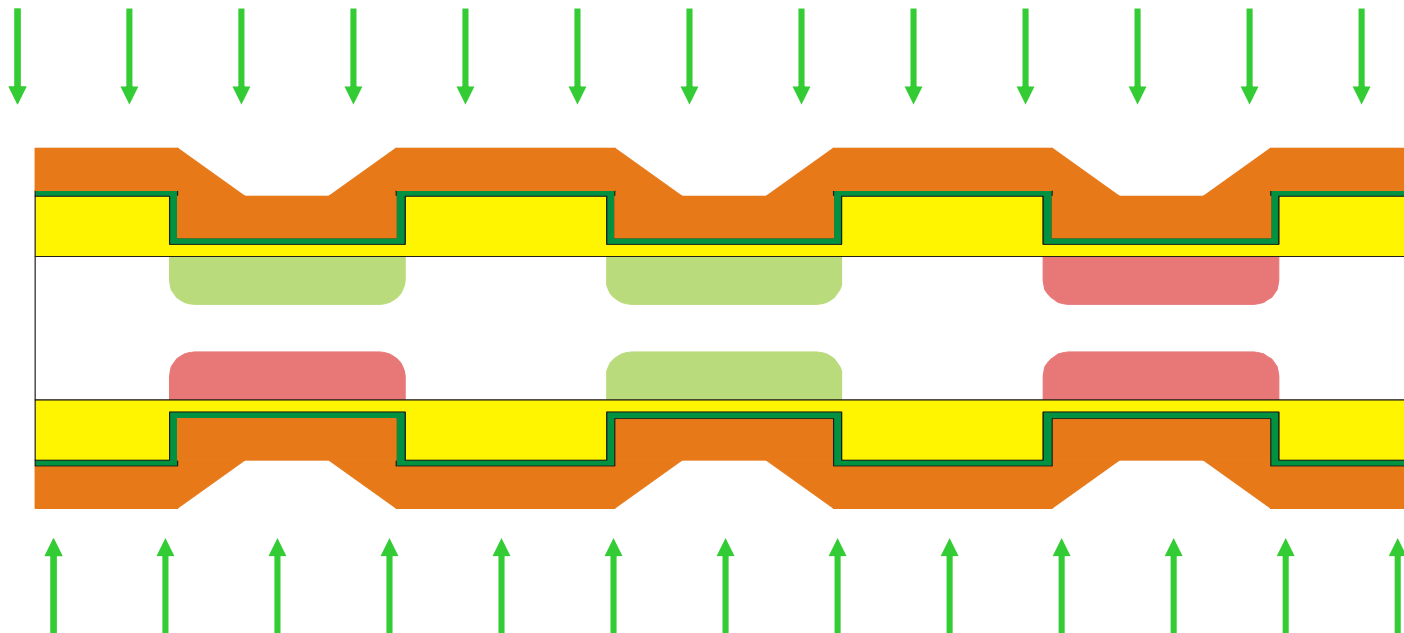
■ Drogaggio

□ Boro (un solo impianto)

□ Fosforo (due impianti)

■ resistore

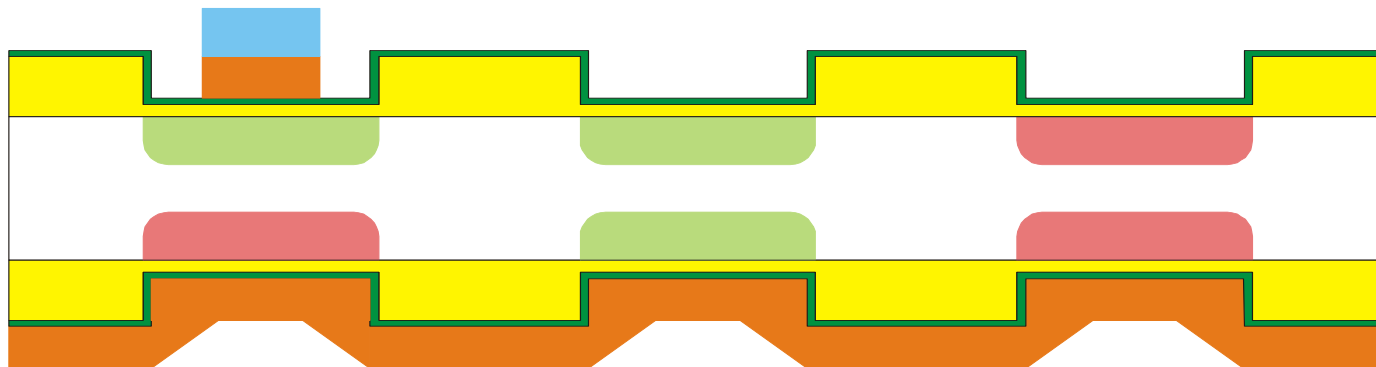
■ Contatto poli metal



V Litografia

■ Definizione del polisilicio

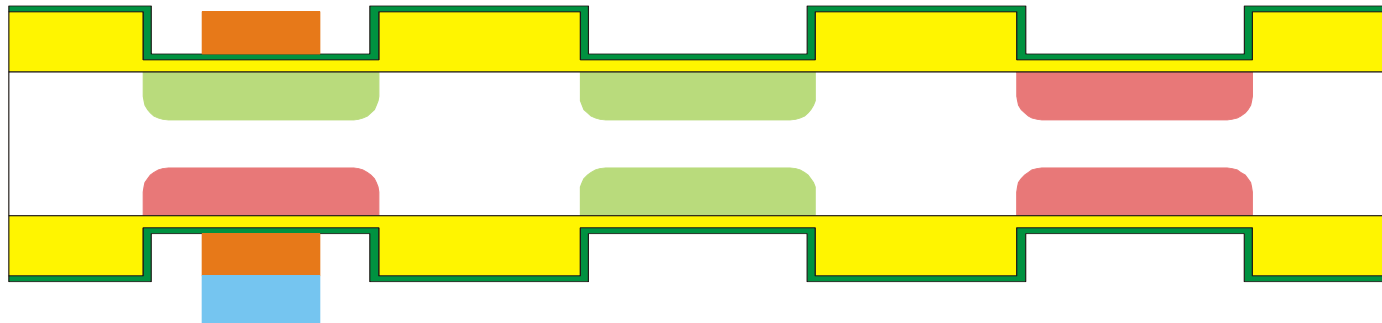
- ☐ Attacco dry
- ☐ sul lato giunzione



VI Litografia

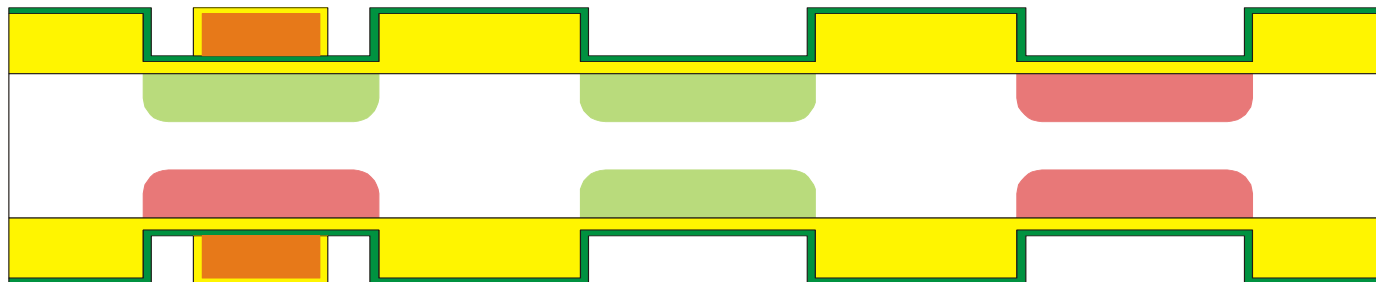
■ Definizione del polisilicio

- ☐ Attacco dry
- ☐ sul lato ohmico



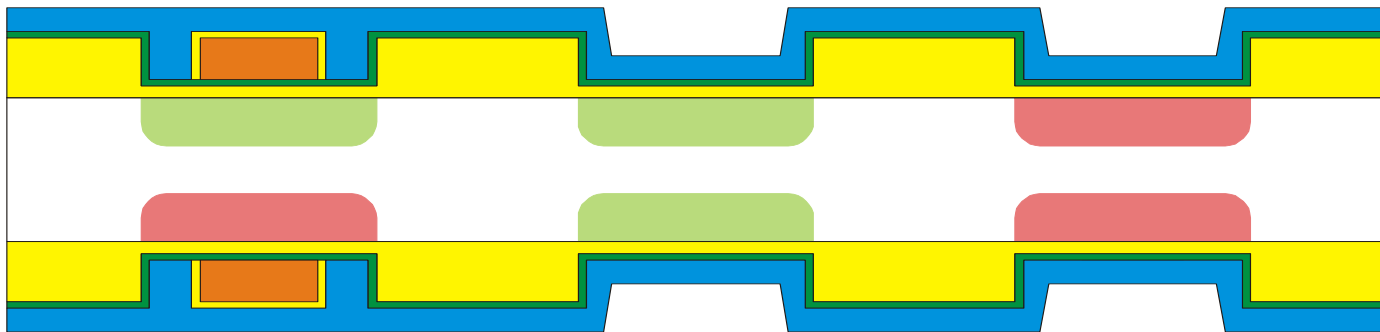
Drogaggio del polisilicio

- Rimozione del resist
- Attivazione del drogante
- Riossidazione del polisilicio



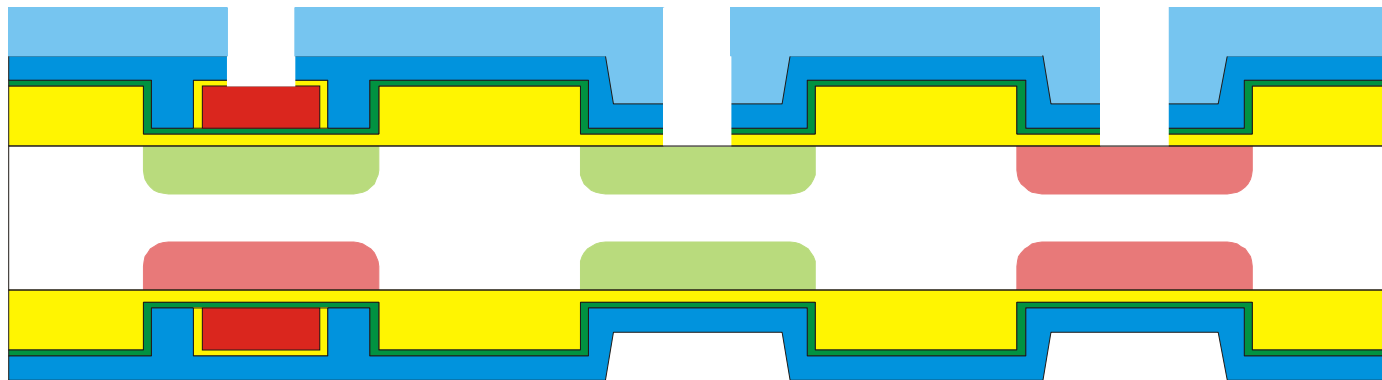
Dielettrico

- Deposizione dielettrica tra polisilicio e metallo
- Deposizione tramite LPCVD di ossido (TEOS)



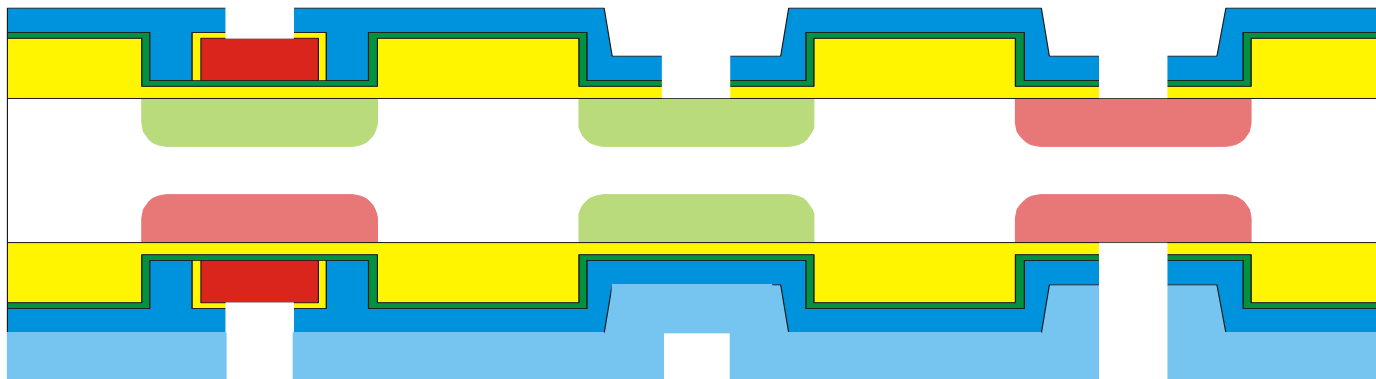
VII Litografia

- Apertura dei contatti metallo giunzioni
- Attacco dry etching
 - Controllo over-etching



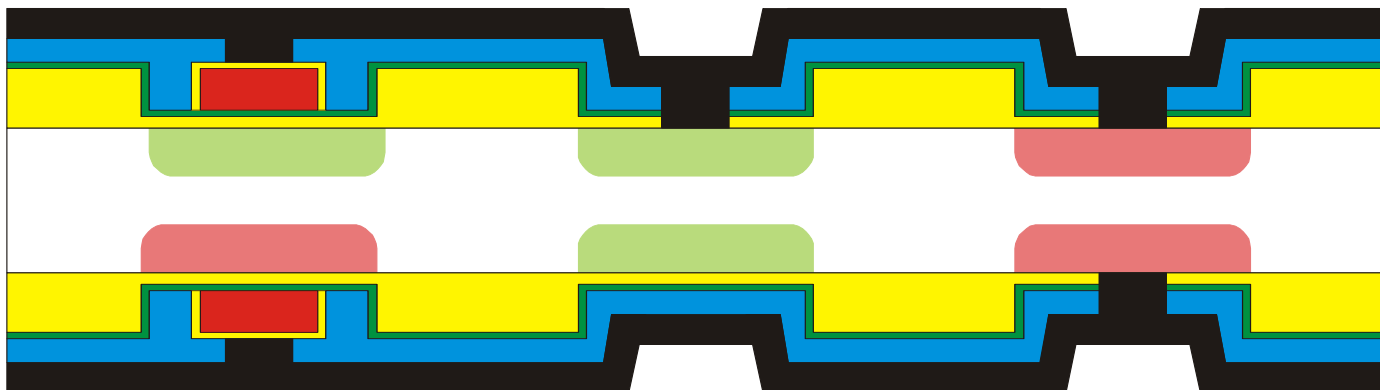
VIII Litografia

- Apertura dei contatti metallo giunzioni
- Attacco dry etching
 - Controllo over-etching



Dielettrico di accoppiamento

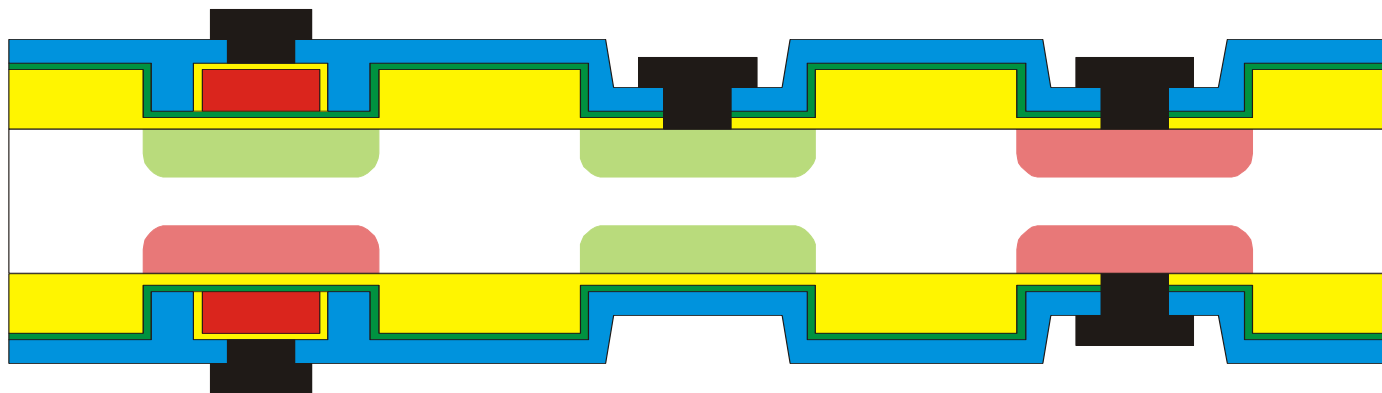
- deposizione (sputtering) di 1-2 μm di metallo
- tipicamente AL1%Si
- temperatura di deposizione
 - ☐ Step coverage
 - ☐ Dimensioni grani



IX e X Litografia

■ Definizione metallo

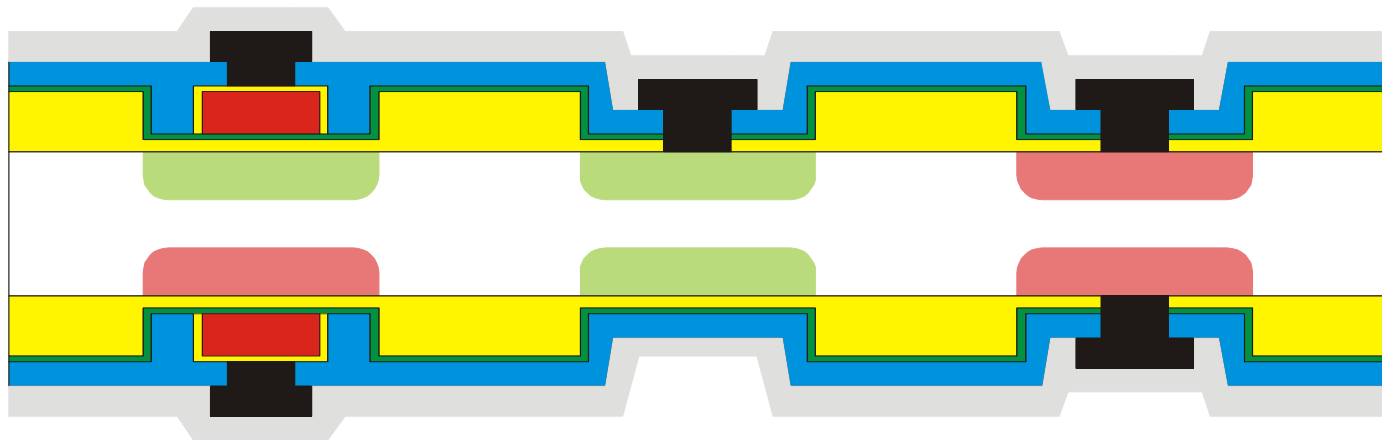
- ☐ Sia sul lato homico che sul lato giunzione
- ☐ Attacco dry
- ☐ Attacco wet
- ☐ Pulizia dei residui



Dielettrico di accoppiamento

■ Deposizione di strati di passivazione

- ☐ Su entrambi i lati
- ☐ Protezione verso l'esterno
- ☐ LPCVD - LTO ossido deposto a 400
- ☐ PECVD – ossidi e nitruri a bassa temperatura



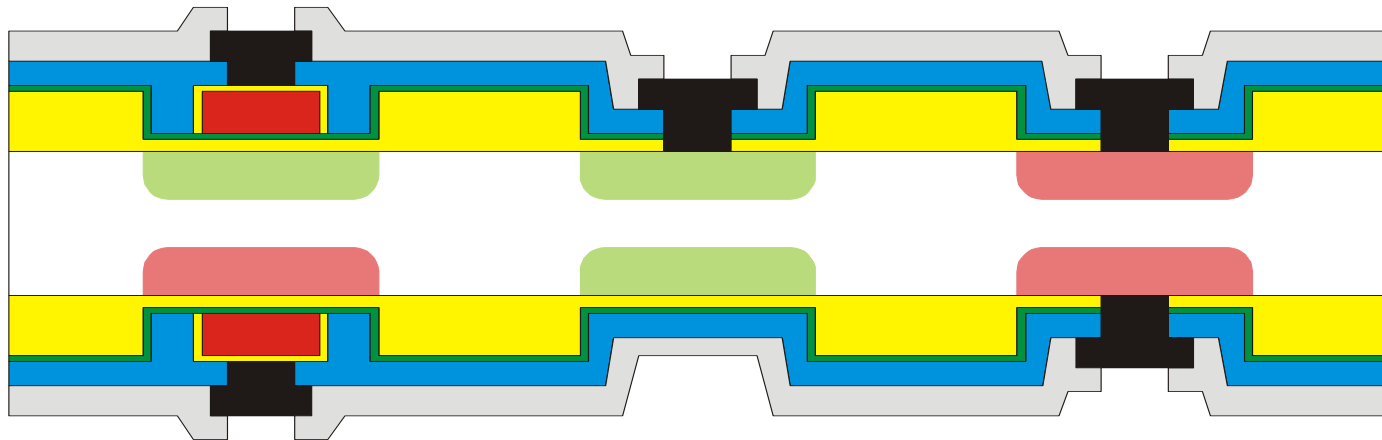
XI e XII Litografia

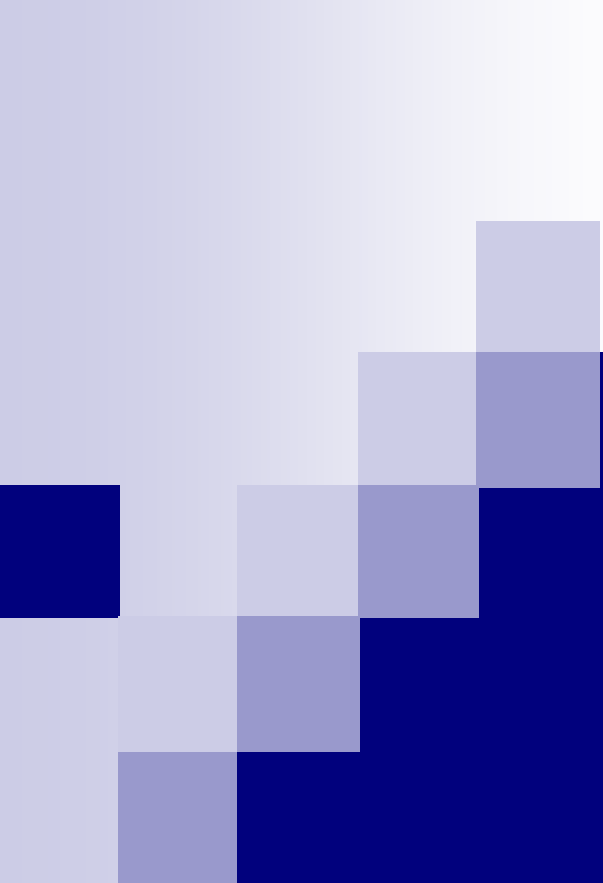
■ Apertura della passivazione

- ☐ dry etching
- ☐ Controllo over-etching

■ Sintering

- ☐ Processo di lega in forming gas (N_2+H_2) a bassa temperatura (400C)





Resistenza al danno da radiazione

introduzione

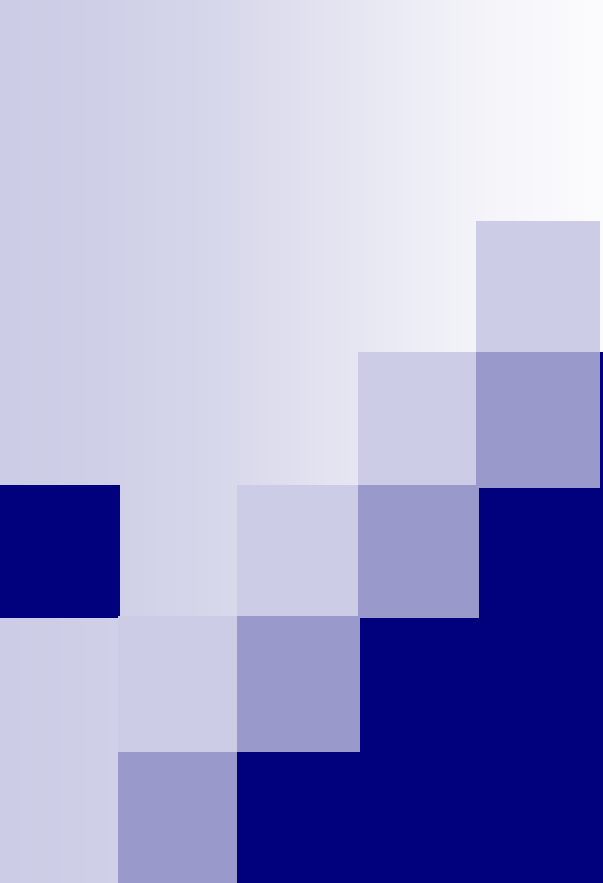
introduzione

■ Materiale: modificare il silicio

- ☐ Ossigenazione
- ☐ MCz,
- ☐ epi-Si
- ☐ pre-irraggiamento,

■ Rivelatori:

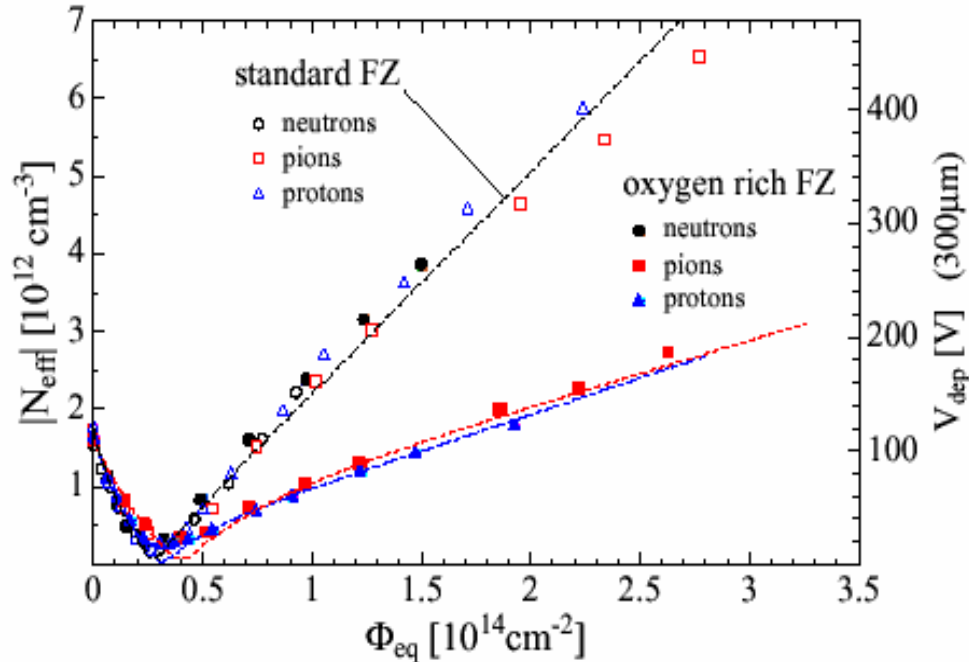
- ☐ Layout
 - Anelli di guardia, resistori in poly, isolamento p-spray
- ☐ Processi
 - Processi n-on-n, processi n-on-p,
- ☐ Strutture “nuove”
 - Rivelatori sottili, rivelatori 3D



MATERIALI

Resistenza al danno da radiazione

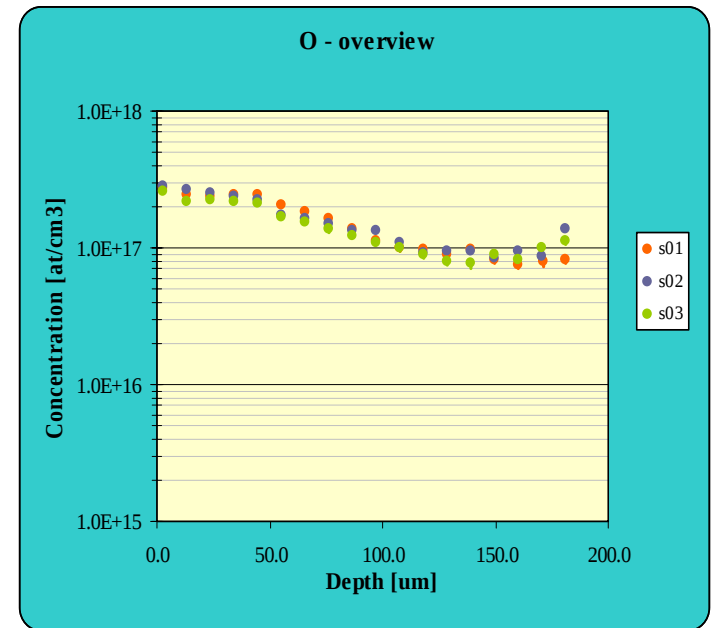
DOFz ossigenazione del silicio



CERN RD48 Rose Collaboration:

L'arricchimento con ossigeno del Si-Fz rende il substrato piu' resistente alle particelle cariche che i substrati standard

IRST_OXY @ 1150°C
12h dryO₂ + 36h N₂



Profilo di concentrazione dell'ossigeno in un campione Irst (misura SIMS presso ITME, Polonia).

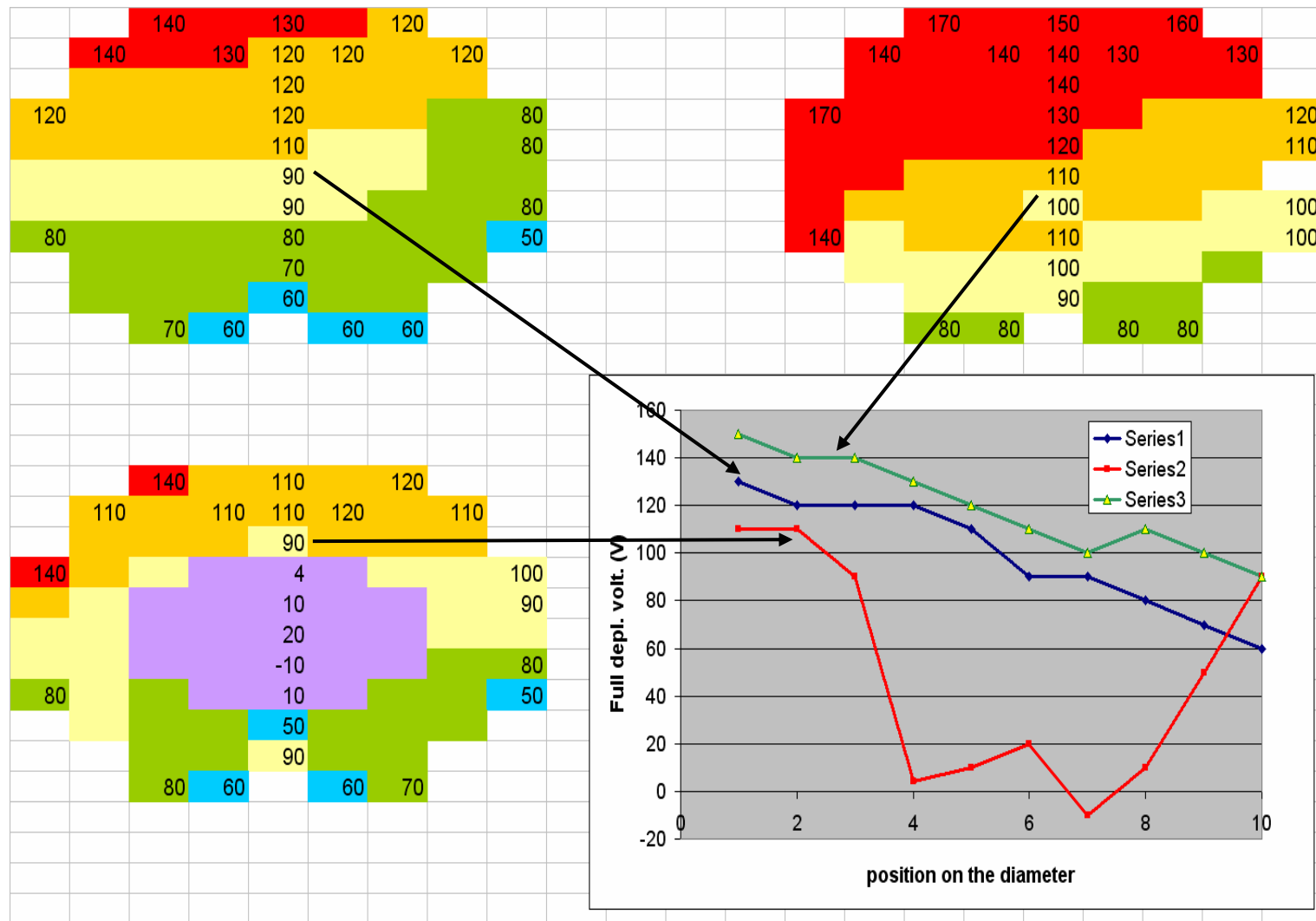
MCz-Si

■ Utilizzo di silicio Cz purificato

- ☐ Alta resistività
- ☐ Alta concentrazione di ossigeno

Problema:

- ☐ Attivazione di donori termici a basse temperature
 - Deposizione di ossidi/nitruri
 - Deposizione metalli
 - Rampe nei forni
 - sintering



Mappa delle tensioni di svuotamento su fette MCz p-type

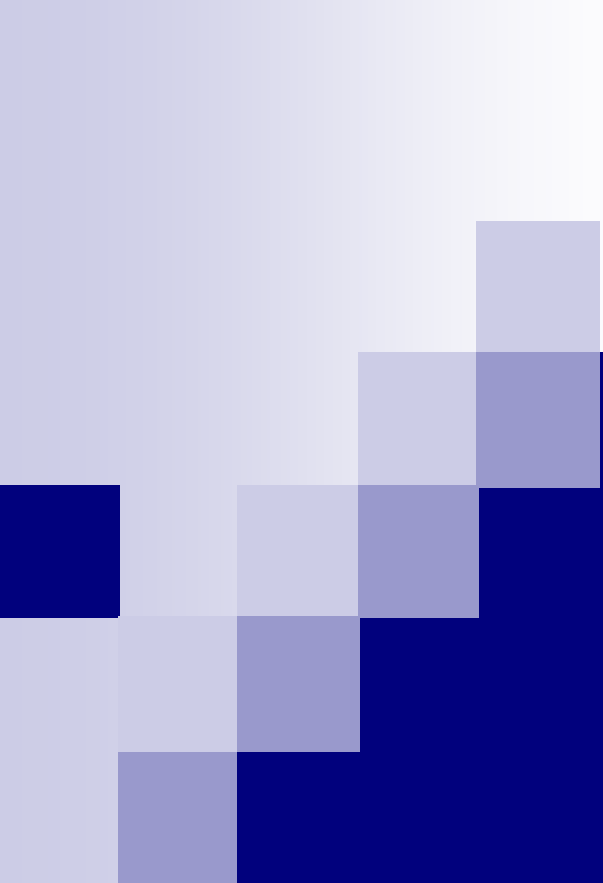
Altri materiali:

■ Si epitassiale

- ☐ Strato di silicio (5 -150 micron) epitassiale ad alta resistività (100 – 1000 ohm) con un bulk di silicio a bassa resistività (0,1 ohm)
- ☐ Buona resistenza al danno da radiazione

■ Si pre-irraggiato

- ☐ Irraggiamento con neutroni termici del silicio
- ☐ Potenziale materiale resistente al danno da radiazione



LAYOUT

Resistenza al danno da radiazione

Layout e/o processo

- Anelli di guardia multipli = alta tensione di breakdown
- Rivelatori a microstriscia, polarizzazione con resistori in polisilicio = aumento complessita' del processo
- Variazione del processo
 - ☐ da n-on-p a n-on-n
 - Isolamento lato ohmico con (moderated) p-spray
 - ☐ substrati p

Anelli di guardia

- Aumentare la tensione di breakdown
- Non portano a passi aggiunti
- Ottimizzazione distanze
 - ☐ Distanza tra giunzioni dello stesso tipo
 - Definizione litografia
 - Diffusioni laterali
 - ☐ Distanza tra l'ultima giunzione e la linea di taglio
 - Minimizzare area morta
 - ☐ Distanza minima tra metalli
 - Evitare corti metallici
 - ☐ Capacità di controllare il field-plate
 - Buon controllo attacco del metallo
 - Buon allineamento litografico

Resistori in polisilicio

- Ottenimento di un valore corretto di resistività
- Uniformità (su fetta, tra fette e tra lotti)
- Bassa resistenza di contatto
- Aumento complessità del processo
 - ☐ impianto resistori
 - ☐ impianto contatti
 - ☐ definizione resistori

Processi n-on-n

- Capacità di funzionamento oltre il type inversion
- Numero di maschere uguale ad un processo doppia faccia p-on-n
- Isolamento lato ohmico
 - ☐ p-stop
 - ☐ p-spray
 - ☐ moderated p-spray

Processi n-on-p

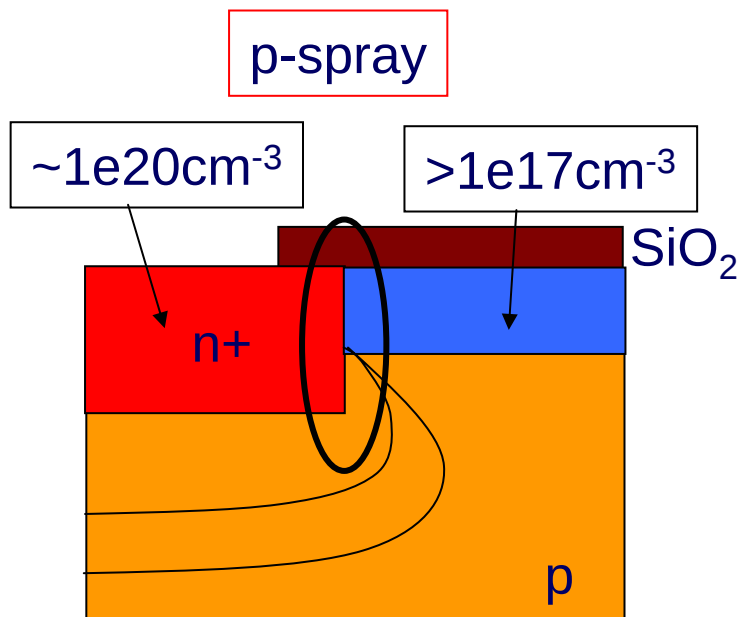
- Valutando il comportamento dopo alte dosi
- Processo singola faccia
- Reperibilità di “buon” materiale tipo-p

Processo: rispetto ad un p-on-n richiede l'isolamento tra le giunzioni p

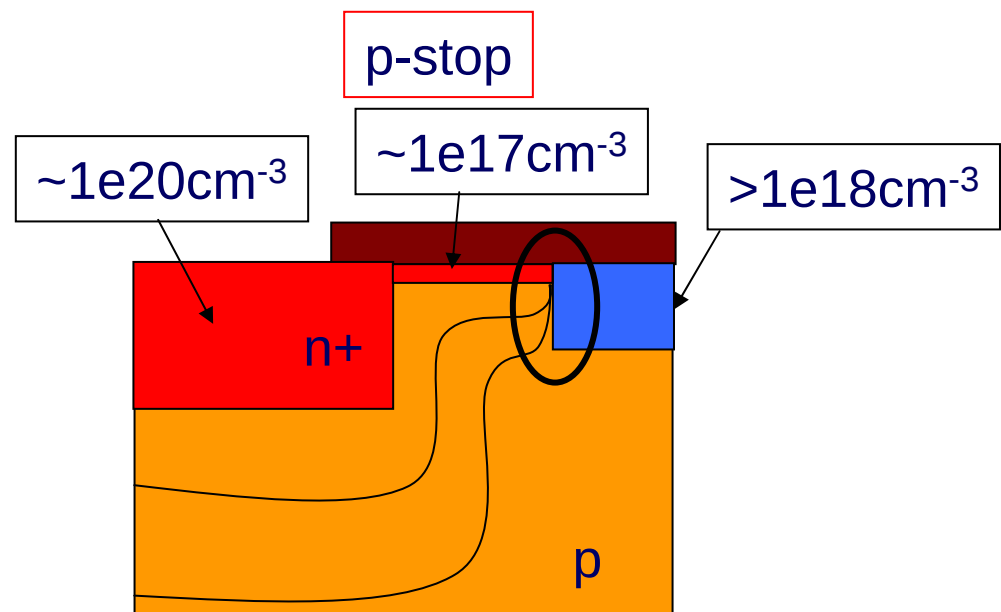
- ☐ p-stop
- ☐ p-spray
- ☐ moderated p-spray

n-on-p – (p-spray) vs (p-stop)

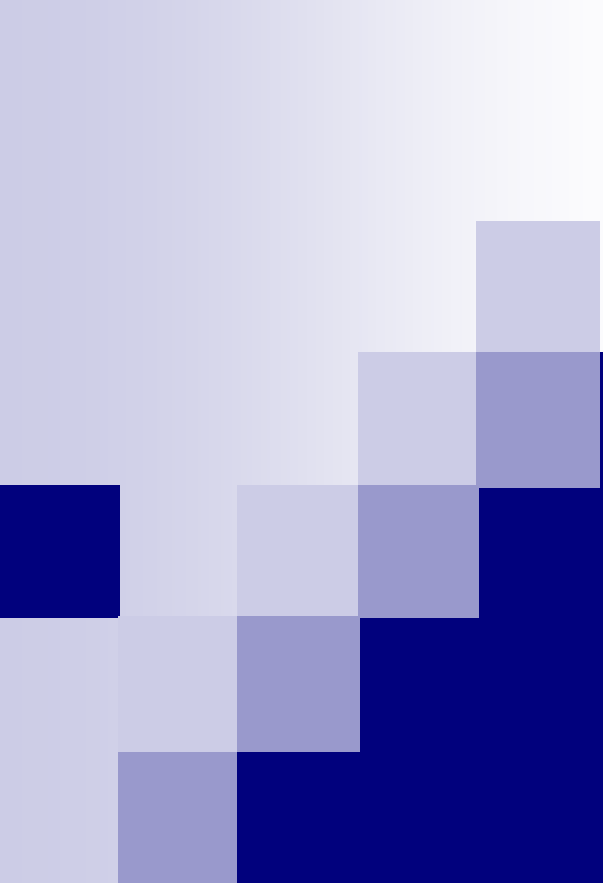
- p-spray puo' essere impiantato a basse dosi
- basso valore di breakdown!!! (<200-300V)



Migliore dopo irraggiamento



Migliore prima irraggiamento

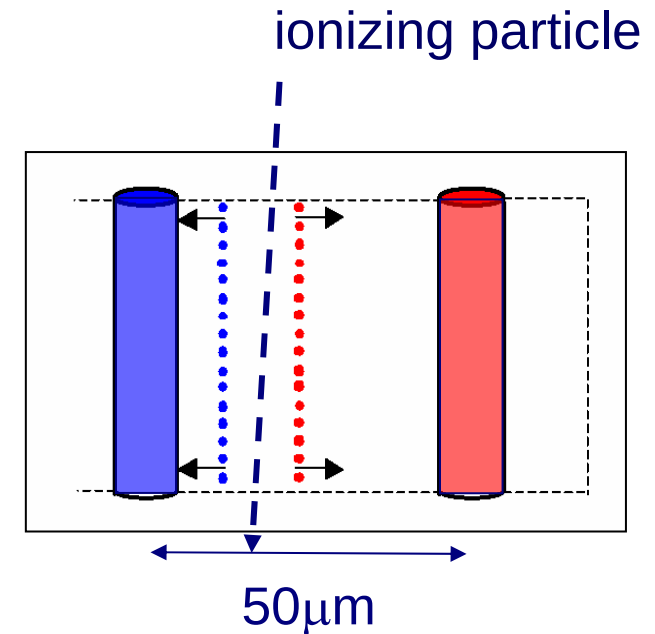
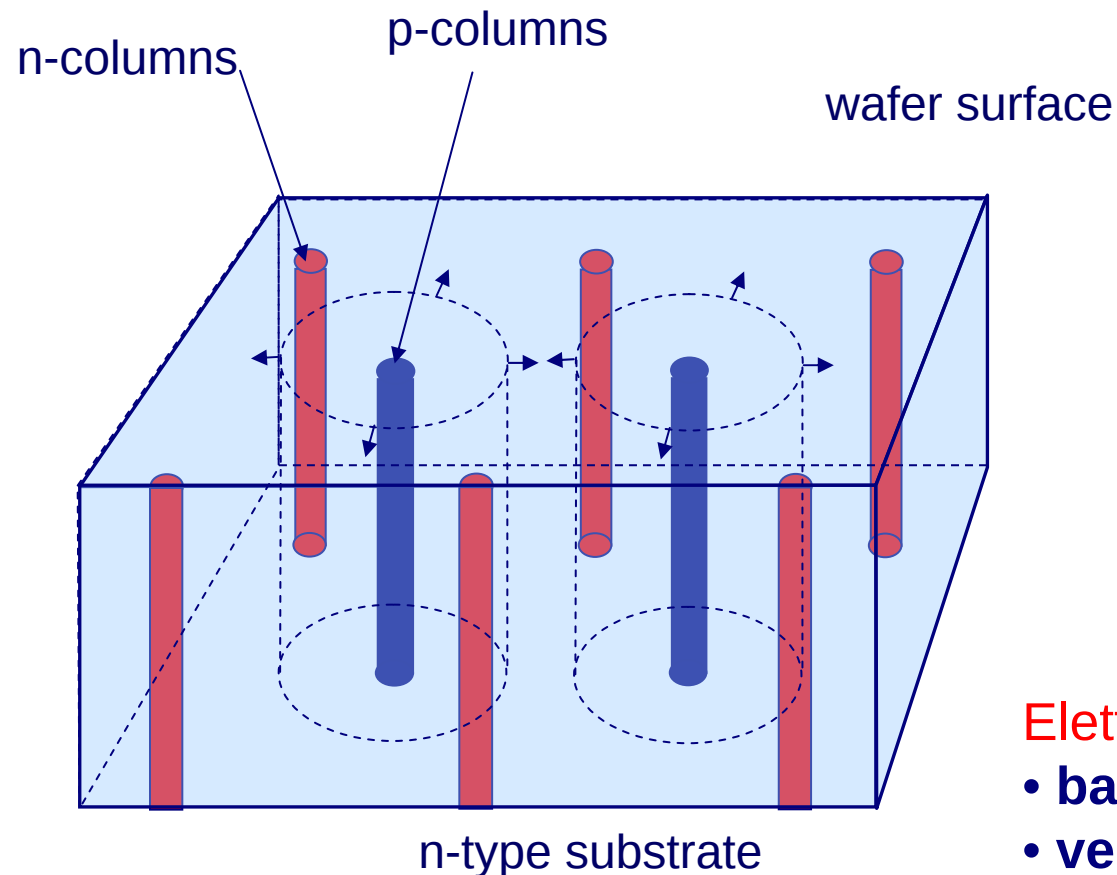


RIVELATORI 3-D

Resistenza al danno da radiazione

Rivelatori 3D

- elettrodi sono realizzati formando delle colonne all'interno della fetta.
- S. I. Parker et al, "3D - A new Architecture for Solid-state Radiation Detectors," NIM A vol. 395, pp. 328-343 (1997).



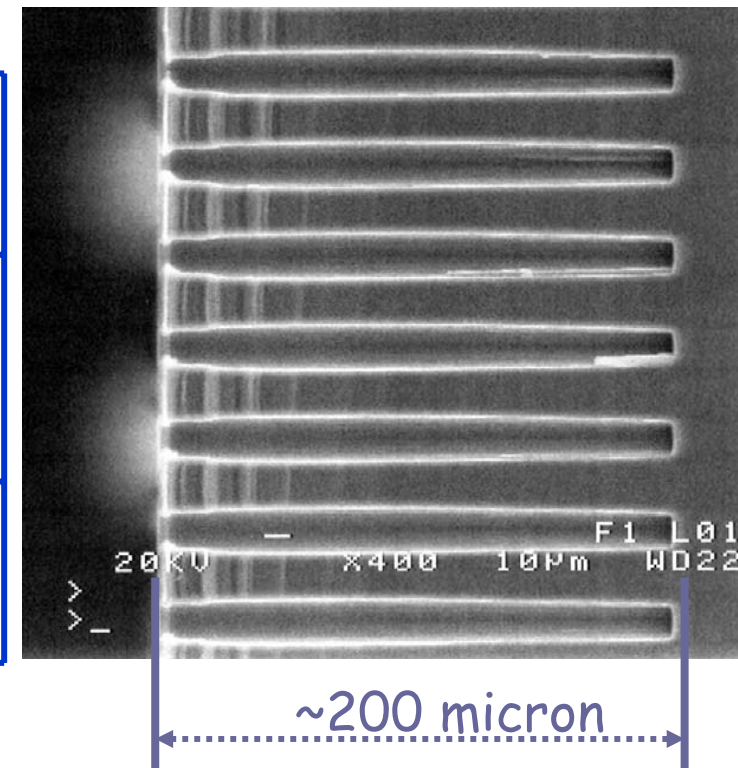
Elettrodi "vicini":

- bassa tensione di svuotamento
- veloce tempo di raccolta

Rivelatori 3-D

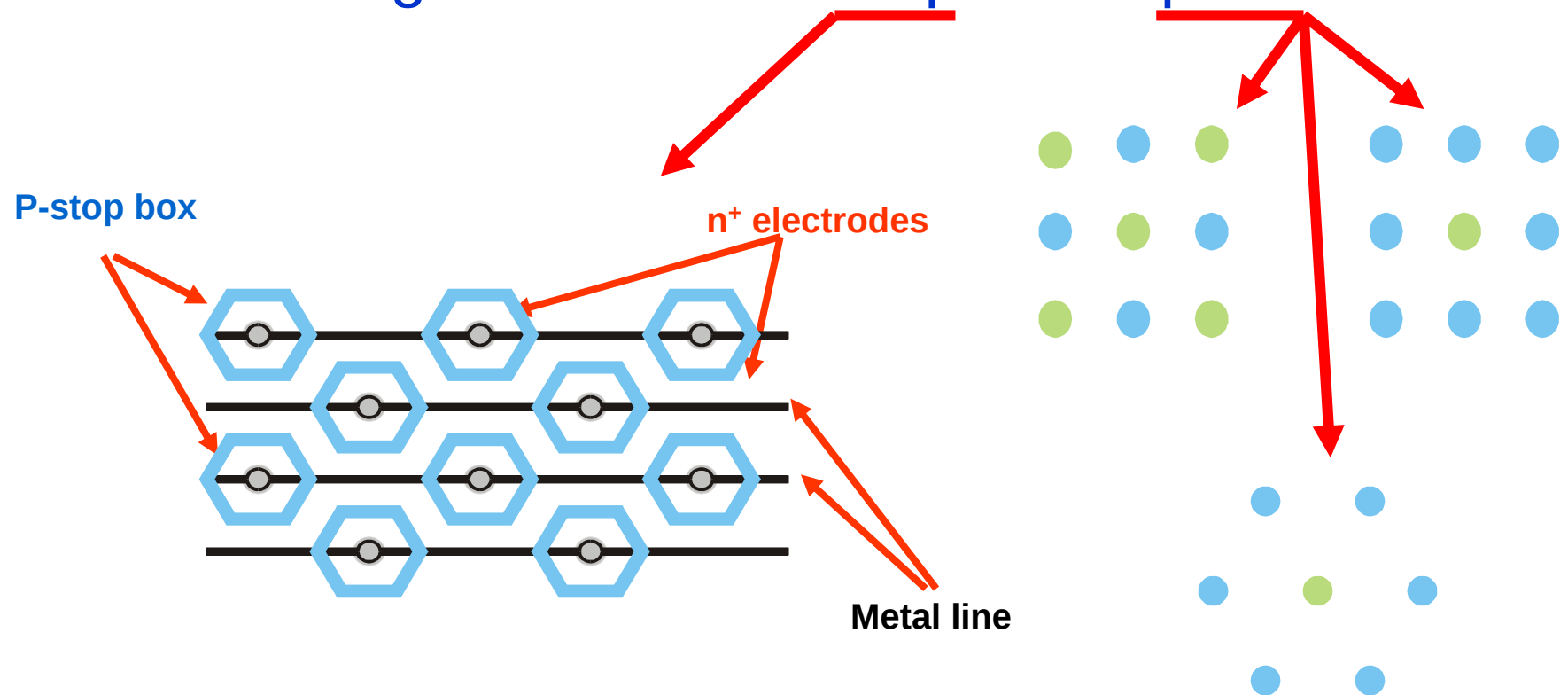
Diametro 15 micron

	Etch rate	Aspect ratio		D	
DRIE	1-3 mm/min	14:1	<26:1	sì	Standard affidabile
Laser drilling	3-5 sec/hole	25:1	~50:1	sì	non per geometrie variabili
PEC etching	250-500 nm/min	12:1	>100:1	no	?

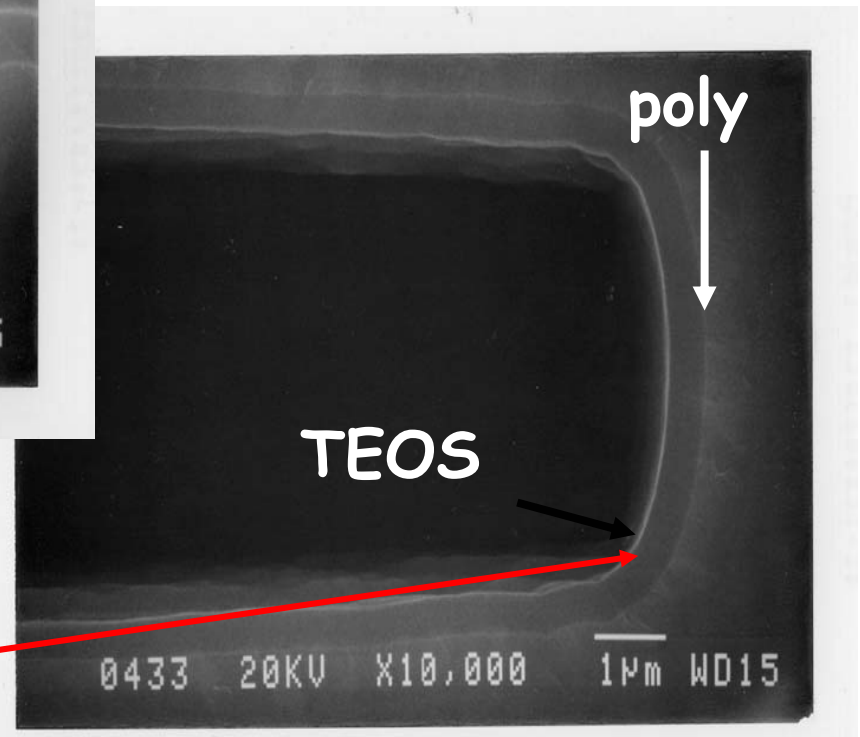
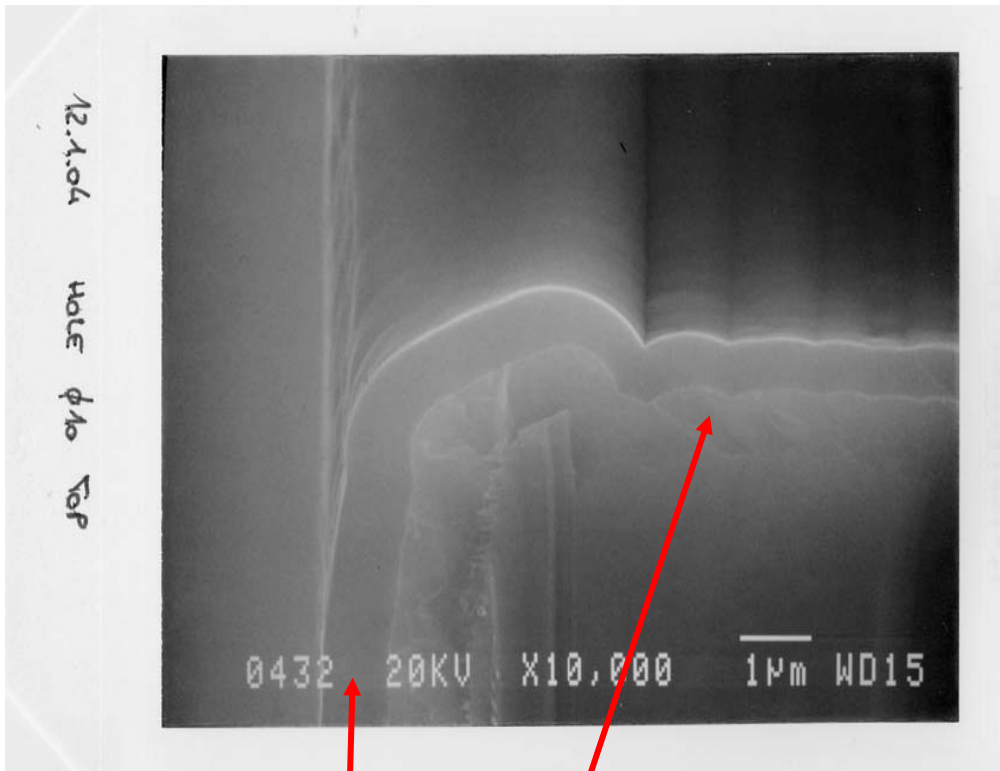


Rivelatori 3-D

Configurazioni sia a strip che a pixel



Rivelatori 3-D



Spessori in micron			
Poly	1.05	0.8	0.7
TEOS	.96	0.7	0.6

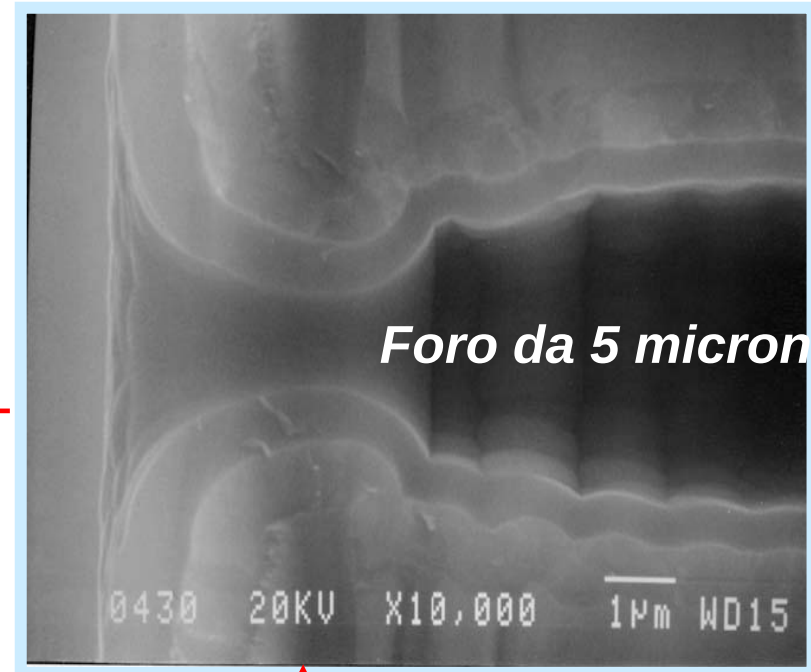
Rivelatori 3D

problemi tecnologici

Poly + SiO₂ depositi

- Aspect ratio (rapporto diametro/profondità)
- Gestione fori passanti
- “riempimento” fori ?
- Litografia con fetta “forata”
- Deposizione drogante del foro
- Definizione layout

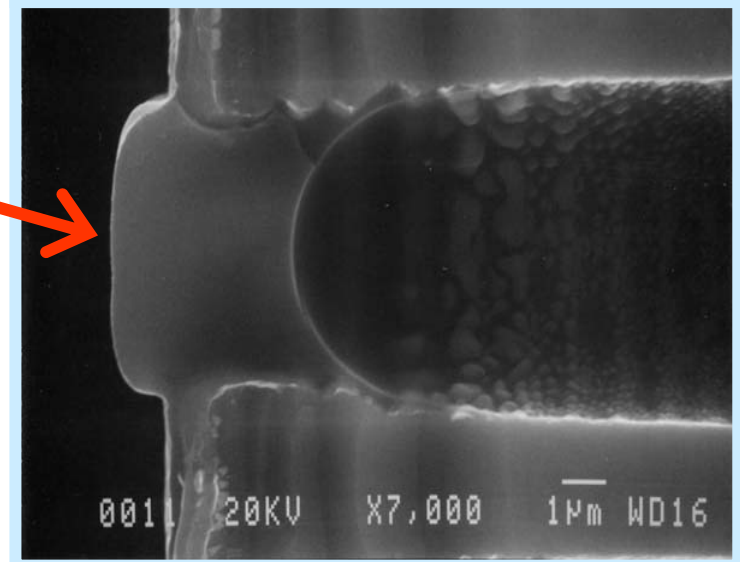
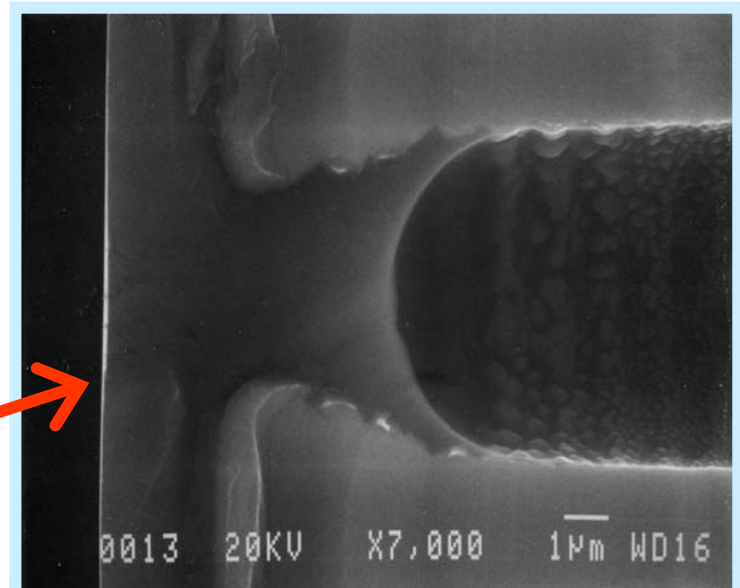
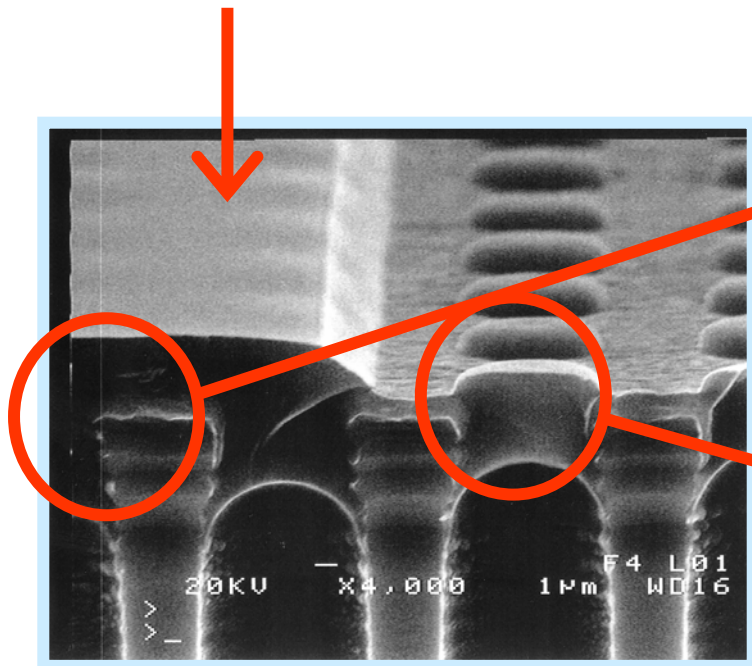
superficie

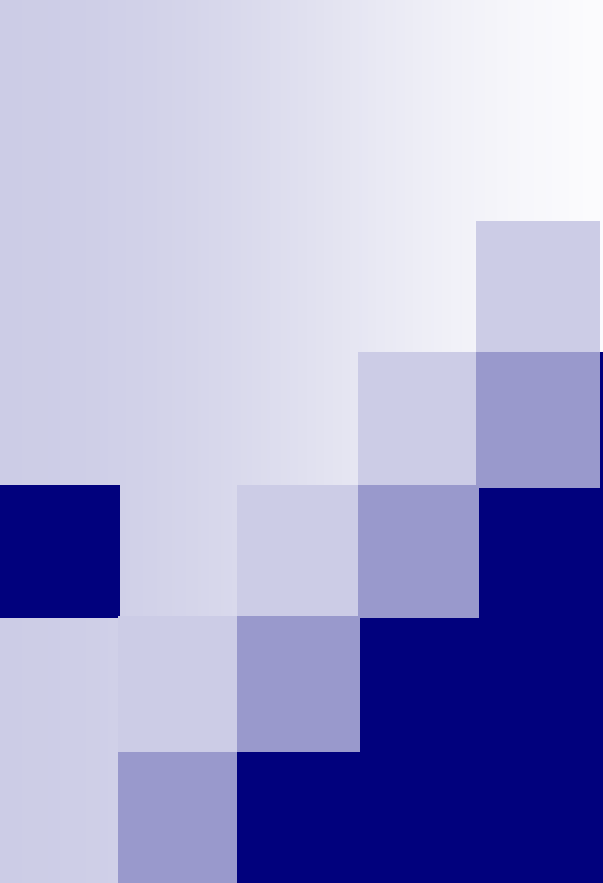


Ossido di maschera

Definizione Fotoresist

Photoresist line





RIVELATORI SOTTILI

Resistenza al danno da radiazione

RIVELATORI SOTTILI

“poco” materiale

- basse tensioni di svuotamento
- poco materiale sul fascio
- “poca” carica raccolta

Come realizzarli ?

- fette “standard” con spessore minore di 300micron
- Assottigliamento locale per mezzo di un attacco anisotropo
- Utilizzo di silicio epitassiale

Rivelatori “sottili”

Silicio “sottile”

Fette “standard” con spessore minore di $300\mu\text{m}$

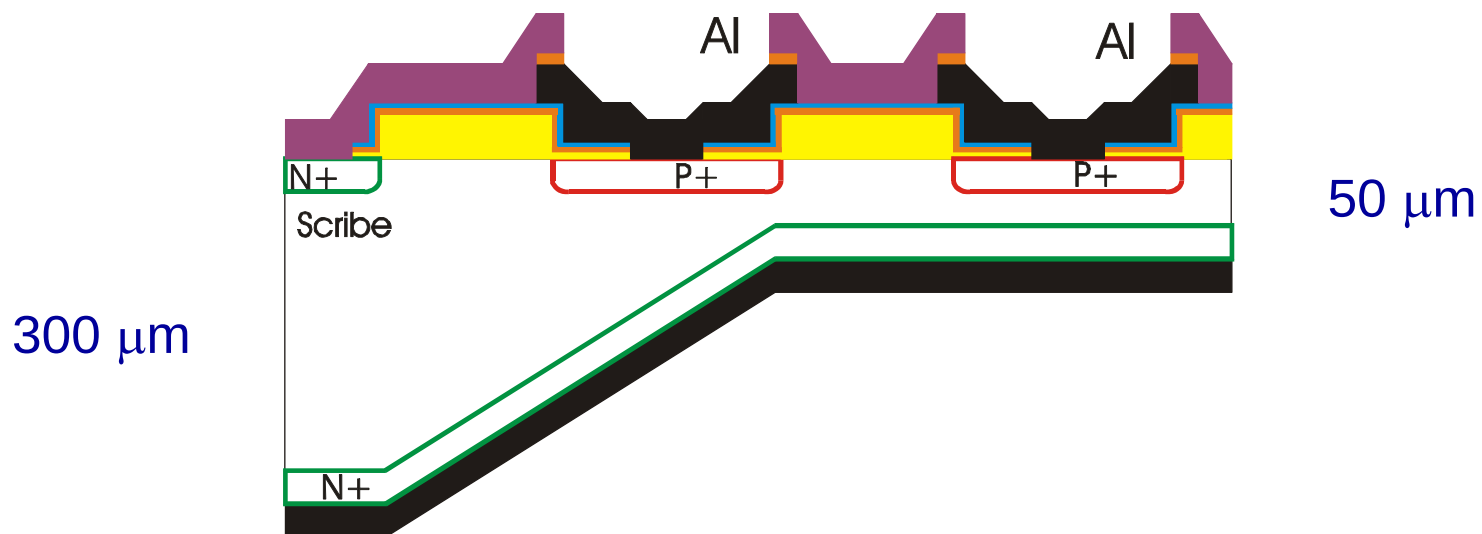
- ☐ Doppia faccia
- ☐ Materiale Fz alta resistività ...
- ☐ Difficoltà di “produzione”
 - Standard a 4inch = 525micron
- ☐ Quanto sottile ?

Rivelatori “sottili”

Silicio epitassiale

- Singola faccia
- Spessore da qualche μm fino a 100 (150) μm
- Alta resistenza al danno da radiazione
- media resistività
- Materiale resistente al danno

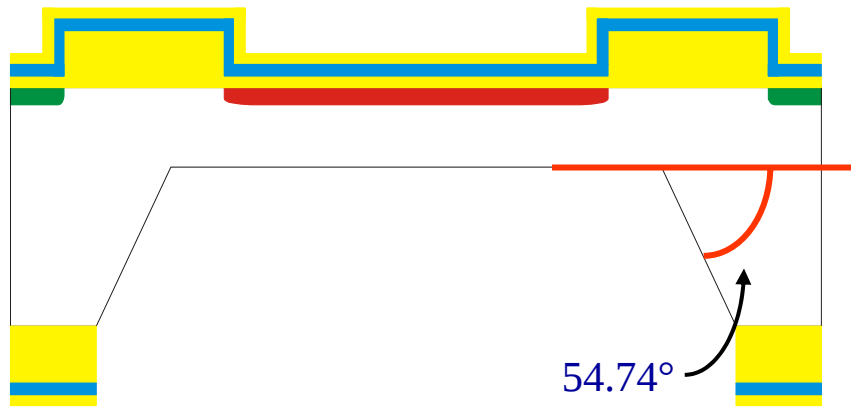
Riduzione dello spessore a fine processo ?



TMAH

Tetra Metyl Ammonium Hydroxide

- angolo 54.74° (angolo tra il piano $\langle 100 \rangle$ and $\langle 111 \rangle$)
- Temperatura $\sim 90^\circ \text{C}$
- Etching rate $\sim 40 \mu\text{m/h}$
- maschera di ossido e nitruro

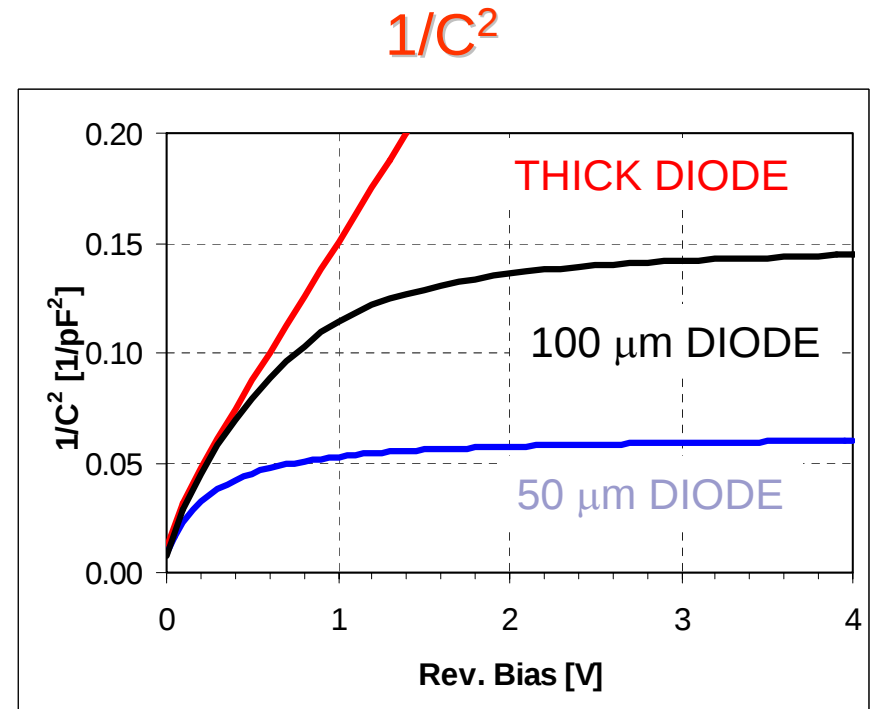
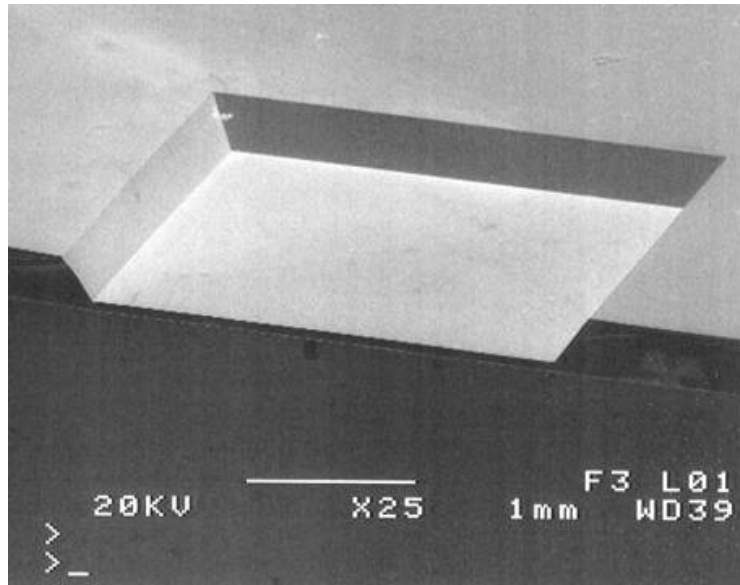


$\langle 100 \rangle$ silicon wafer

- anisotropo
- alta selettività
- buona uniformità
- compatibile CMOS

RIVELATORI SOTTILI

- Standard process (single side)
- Silicon wet etching (TMAH Si <100>)
- From 300 mm to 50 mm

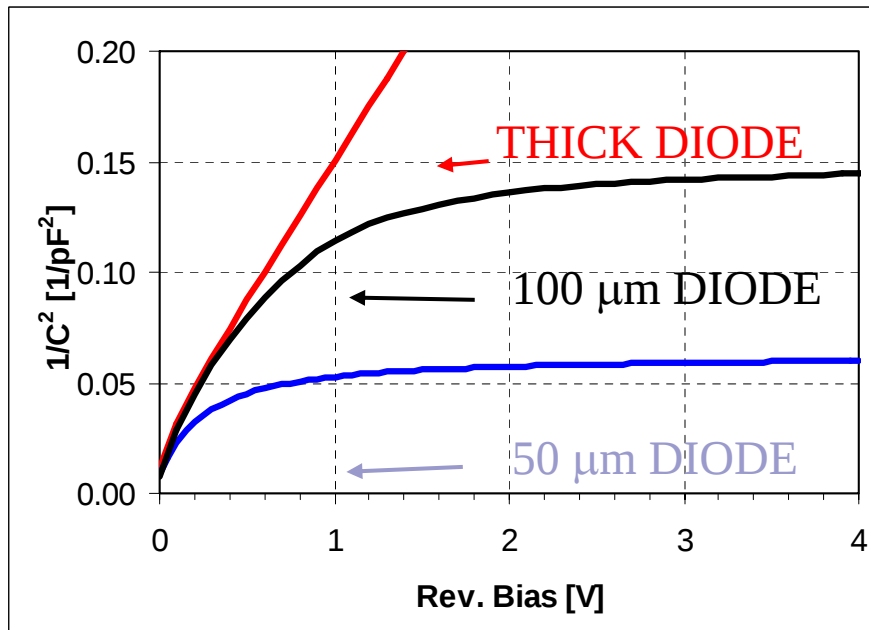


square diodes (1.9 mm²)

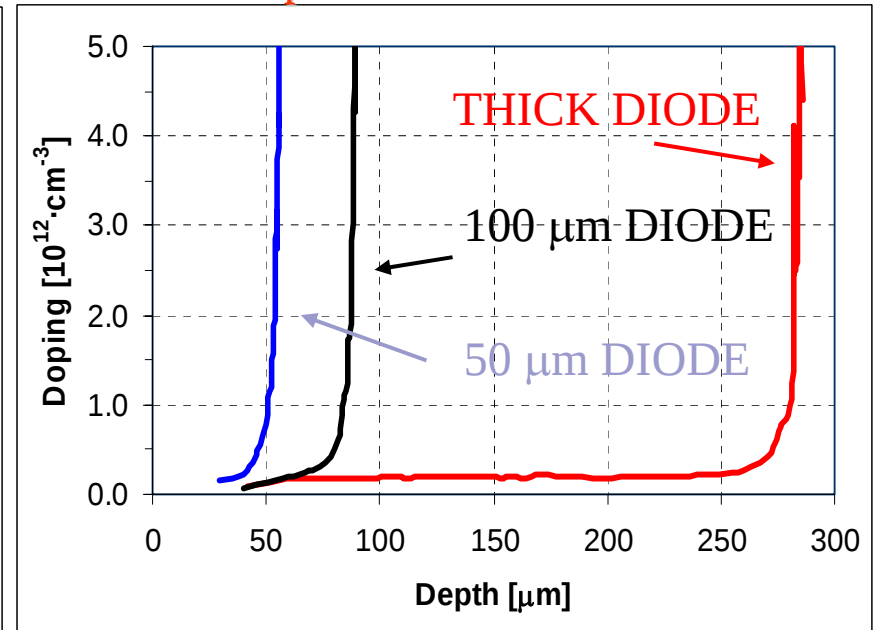
Electrical Characterization

CV measurements: FP20 diodes (2.27 mm^2)

$1/C^2$



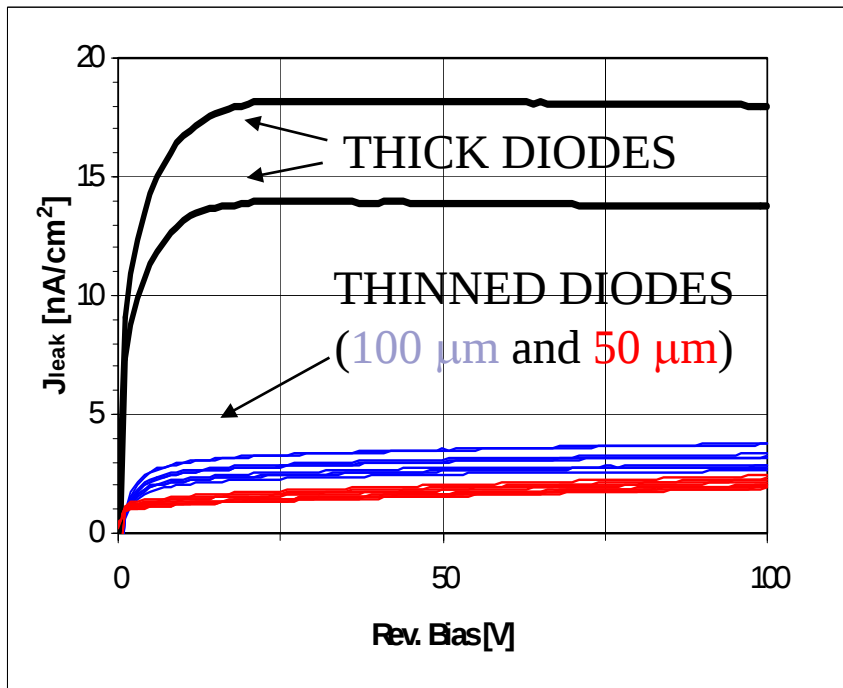
Doping
profiles



Electrical Characterization

IV characteristics: square Q2 diodes (1.875 mm^2)

I diode



I guard ring

