

INAF



Effetti delle radiazioni nella logica di configurazione di dispositivi Xilinx Virtex: risultati sperimentali

INAF

*Istituto di Astrofisica Spaziale e Fisica Cosmica
Milano*

M. Alderighi, F. Casini, S. D'Angelo, M. Mancini, S. Pastore, G. Sechi,

A. Paccagnella, A. Candelori

marcello@mi.iasf.cnr.it

INAF Cosyspace Group

<http://cosy.mi.iasf.cnr.it>

- Aree di interesse
 - Architetture di sistemi di calcolo
 - Sistemi tolleranti i guasti
 - Sistemi riconfigurabili
 - ☛ Sviluppo di sistemi basati su FPGA (target technology)
- Attività
 - Ricerca
 - Applicazioni spaziali
 - Teoria della computazione
 - Formazione
 - Sviluppo e trasferimento tecnologico

SRAM-FPGA

- Alta densità di integrazione → sviluppo di design complessi
- Ridotti costi di sviluppo
- Riconfigurazione illimitata
- Xilinx <dispositivi rad-hard>

☑ Flessibilità ☑ Alte Prestazioni ☑ Affidabilità

☒ Suscettibilità ai SEU in quanto basati su SRAM

SRAM-FPGA

- Alta densità di integrazione → sviluppo di design complessi
- Ridotti costi di sviluppo
- Riconfigurazione illimitata
- Xilinx <dispositivi rad-hard>

✓ Flessibilità ✓ Alte Prestazioni ✓ Affidabilità

✗ Suscettibilità ai SEU in quanto basati su SRAM

FLESSIBILITÀ

In-system programming



- Modificare funzionalità
- aggiornamento algoritmi
- ...

SRAM-FPGA

- Alta densità di integrazione → sviluppo di design complessi
- Ridotti costi di sviluppo
- Riconfigurazione illimitata
- Xilinx <dispositivi rad-hard>

ALTE PRESTAZIONI

sistemi di computazione
adattivi



- Architettura "ottimale"
per la funzione richiesta

✓ Flessibilità ✓ Alte Prestazioni ✓ Affidabilità

✗ Suscettibilità ai SEU in quanto basati su SRAM

SRAM-FPGA

- Alta densità di integrazione → sviluppo di design complessi
- Ridotti costi di sviluppo
- Riconfigurazione illimitata
- Xilinx <dispositivi rad-hard>

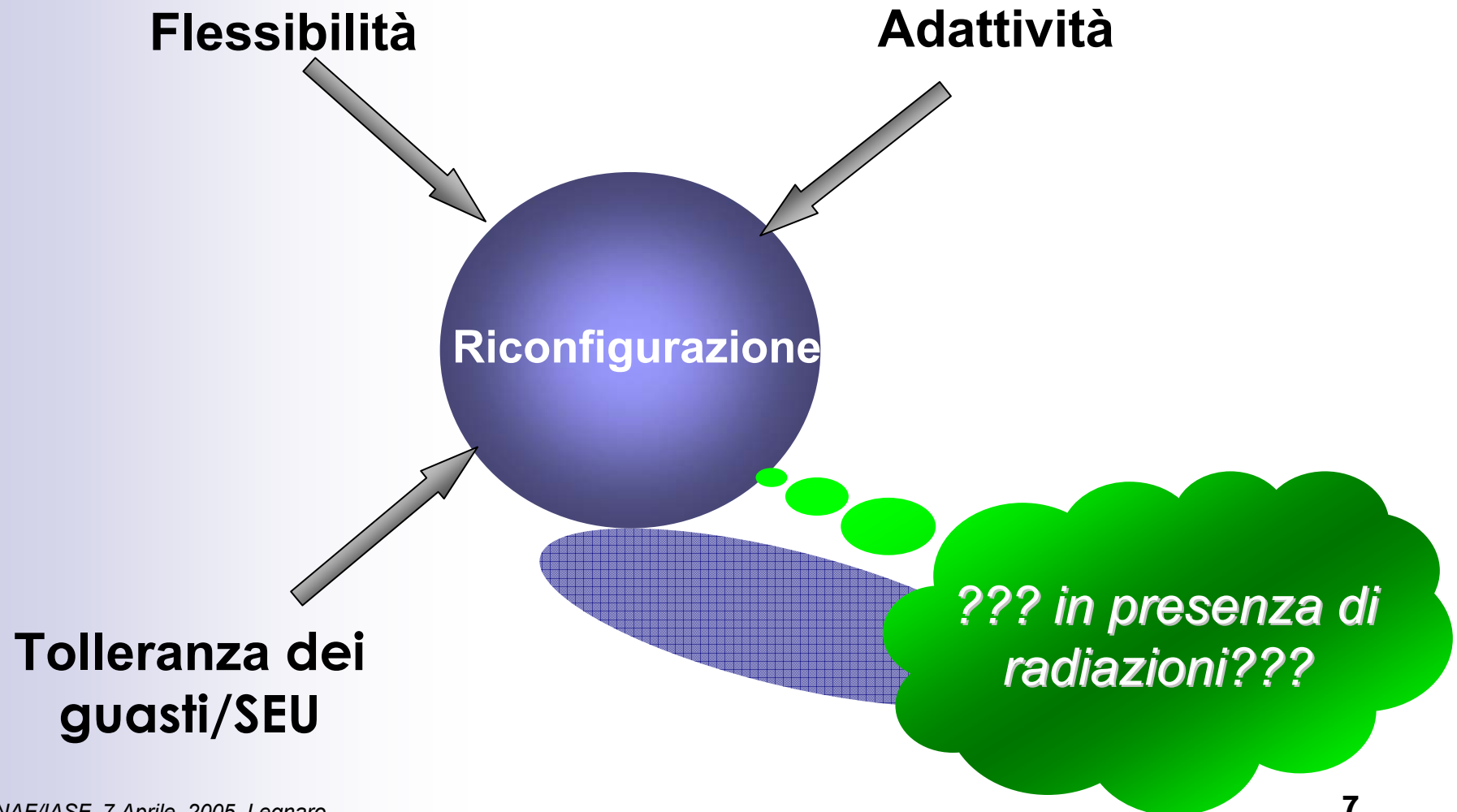
✓ Flessibilità ✓ Alte Prestazioni

✗ Suscettibilità ai SEU in quar

AFFIDABILITÀ

- scrubbing
- isolare il blocco guasto ri-aggiornando il sistema da terra
- immunità ai latch-up, per alti livelli di TID

SRAM-FPGA



Strumenti di indagine

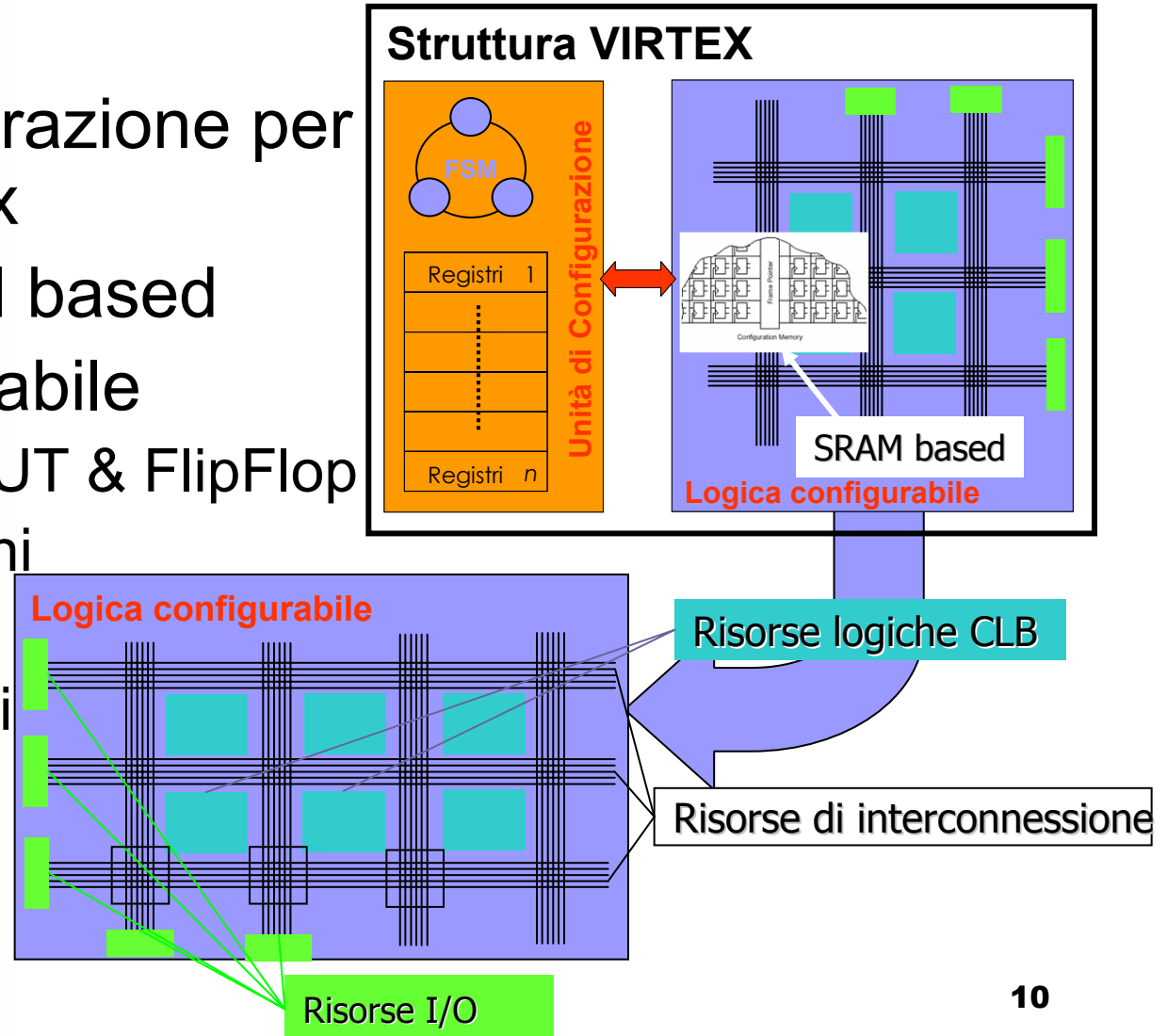
- Strumenti di indagine sviluppati
 - Radiation Test
 - Fault Injection F.I. mediante emulazione dei guasti
- Progetti attivi
 - Contratto ESA N. 18559/04/NL/LvH/gm (attivo) → Upgrade del sistema di F.I. attuale e definizione di nuove tecniche di mitigazione per l'Unità di Configurazione
 - Contratto ASI (concluso) → valutazione di tecniche di mitigazione per la logica configurabile: TOSHIRO(TMR modificata) & TMR classica

Outline

- Oggetto del case study
 - Unità di configurazione per dispositivi Xilinx Virtex
- Metodo di indagine dei guasti di tipo SEU
 - Obbiettivi
 - Studio e definizioni dei modelli
 - Setup sperimentale
- Rad test con ioni pesanti
 - Procedure di misure
 - Dati sperimentali
 - Analisi
- Strumenti di pre analisi
 - Fault injection

Struttura VIRTEX

- Unità di configurazione per dispositivi Virtex
- Struttura SRAM based
- Logica configurabile
 - Celle logiche LUT & FlipFlop
 - Interconnessioni
 - Blocchi RAM
 - I/O configurabili



Struttura VIRTEX

- Struttura interna dei vari livelli
- Xilinx QPRO Virtex 300
- 0,22 μm 5-layer epitaxial process
- 300k System Gates

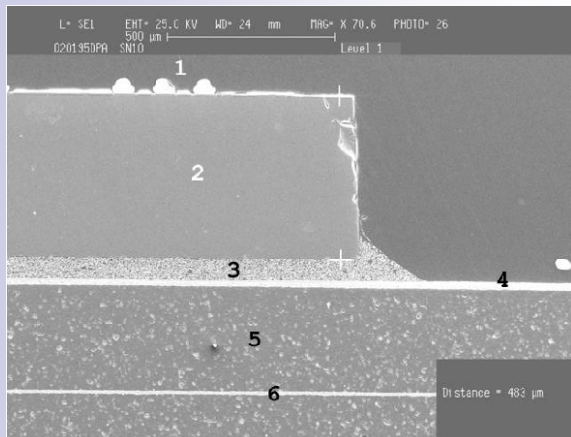


Figure 28. A SEM cross-section of the corner of SN10 shows: (1) ball bonds, (2) silicon die measuring 480 microns, (3) silver epoxy attach, (4) gold-silicon eutectic material, (5) ceramic package, (6) a metal interconnect.



Figure 30. A SEM photograph of the cross-sectioned die shows at least five metallization levels, and one possible polysilicon level at bottom. Layers are interconnected with tungsten plugs. The etched areas are silicon dioxide. The die glassivation is probably silicon nitride, covered with a coating of polyimide.

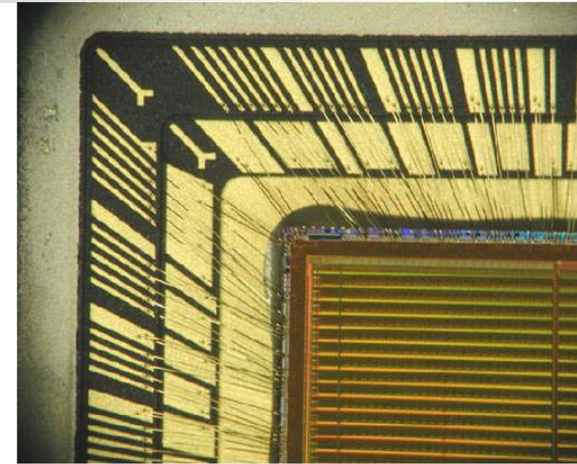


Figure 6. Interior view of package, showing a corner of the die, die mounting material, package floor, and gold bond wires connecting to two tiers of posts.

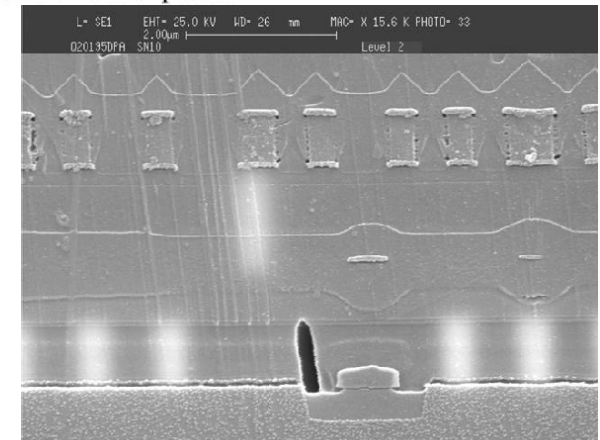


Figure 32. Another view of the lower cross-section level. Silicon is at the bottom in this view. The feature right of lower center appears to be a gate. The 'ghosts' in this view are due to tungsten plugs. The void is unexplained.

Struttura VIRTEX

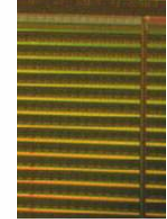
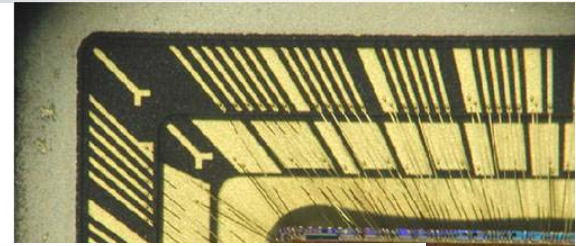
- St
- Xi
- 0,
- 30

Radiation Specifications⁽¹⁾

Symbol	Description	Min	Max	Units
TID	Total Ionizing Dose Method 1019, Dose Rate ~9.0 rad(Si)/sec	100	-	krad(Si)
SEL	Single Event Latch-up Immunity Heavy Ion Saturation Cross Section LET > 125 MeV cm ² /mg	-	0	(cm ² /Device)
SEU _{FH}	Single Event Upset CLB Flip-flop Heavy Ion Saturation Cross Section	-	6.5E - 8	(cm ² /Bit)
SEU _{CH}	Single Event Upset Configuration Latch Heavy Ion Saturation Cross Section	-	8.0E - 8	(cm ² /Bit)
SEU _{CP}	Single Event Upset Configuration Latch Proton (63 MeV) Saturation Cross Section	-	2.2E - 14	(cm ² /Bit)
SEU _{BH}	Single Event Upset BRAM Bit Heavy Ion Saturation Cross Section	-	1.6E - 7	(cm ² /Bit)

Notes:

1. For more information, refer to "Radiation Test Results of the Virtex FPGA for Space Based Reconfigurable Computing" and "SEU Mitigation Techniques for Virtex FPGAs in Space Applications" at http://www.xilinx.com/products/hirel_gml.htm.



e, showing a
ing material,
s connecting

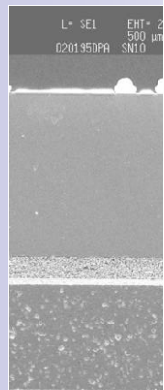
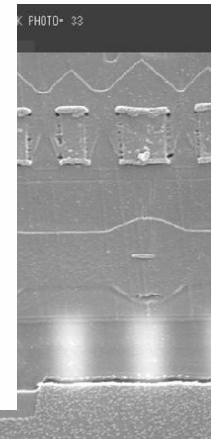


Figure 28. A SEM cross-section of the corner of SN10 shows: (1) ball bonds, (2) silicon die measuring 480 microns, (3) silver epoxy attach, (4) gold-silicon eutectic material, (5) ceramic package, (6) a metal interconnect.

Figure 30. A SEM photograph of the cross-sectioned die shows at least five metallization levels, and one possible polysilicon level at bottom. Layers are interconnected with tungsten plugs. The etched areas are silicon dioxide. The die glassivation is probably silicon nitride, covered with a coating of polyamide.

Figure 32. Another view of the lower cross-section level. Silicon is at the bottom in this view. The feature right of lower center appears to be a gate. The 'ghosts' in this view are due to tungsten plugs. The void is unexplained.

Obiettivo

- Definizione di un modello strutturale comportamentale per l'Unità di configurazione
- Definizione di modelli di guasto
 - Classificazione
- Osservazione e Analisi degli effetti dei SEU nell'Unità di configurazione
 - Procedure di misura
 - Misura della *probabilità di upset* (sezione d'urto σ)
- Definizione di tecniche di mitigazione (a lungo termine) ad hoc

UNITÀ di configurazione

■ Modello originale

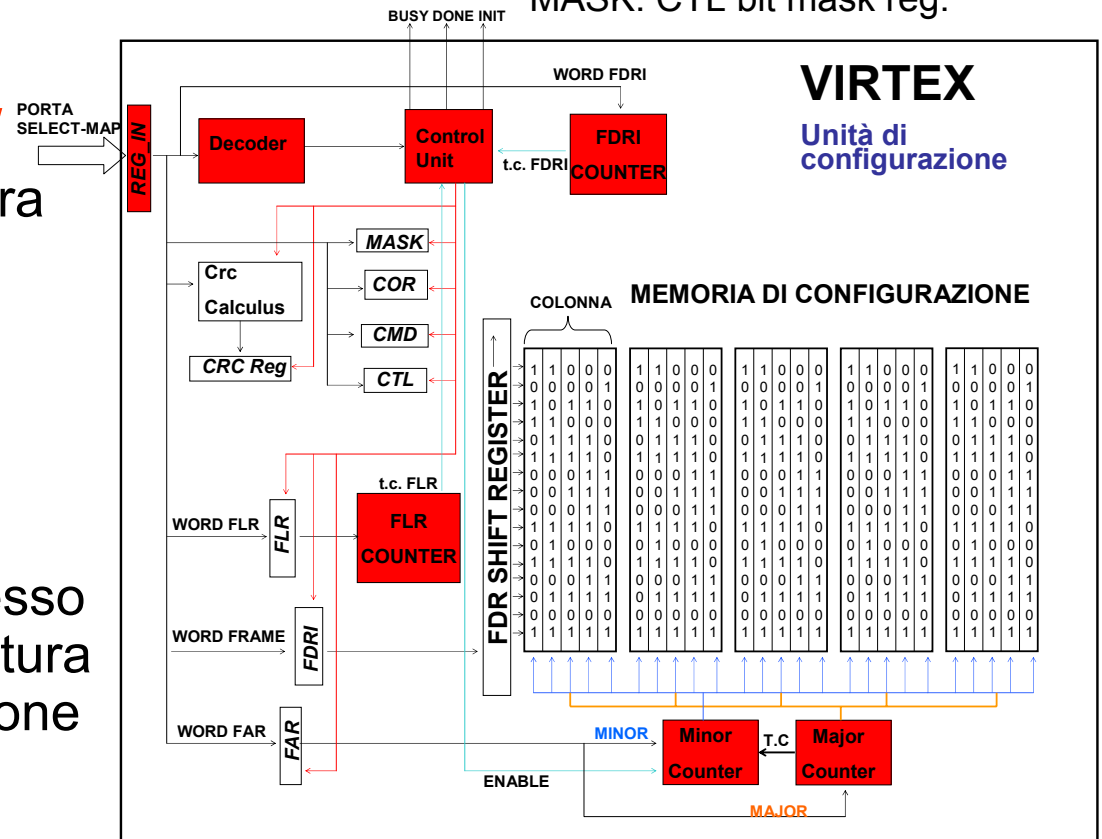
- Modello strutturale
- Schema a blocchi **NEW**
- Definizione della struttura dei registri
- La macchina a stati è rappresentata dalla Controll Unit

■ Fault Injection

- La pre-analisi ha permesso la definizione della struttura dell'Unità di configurazione

REGISTERS

- CMD: Command reg.
- FLR: Frame length reg.
- FAR: Frame add. reg.
- FDRI: # data frame input reg.
- FDRO: # data frame output reg.
- CTL: Control reg.
- COR: Config. option reg.
- MASK: CTL bit mask reg.

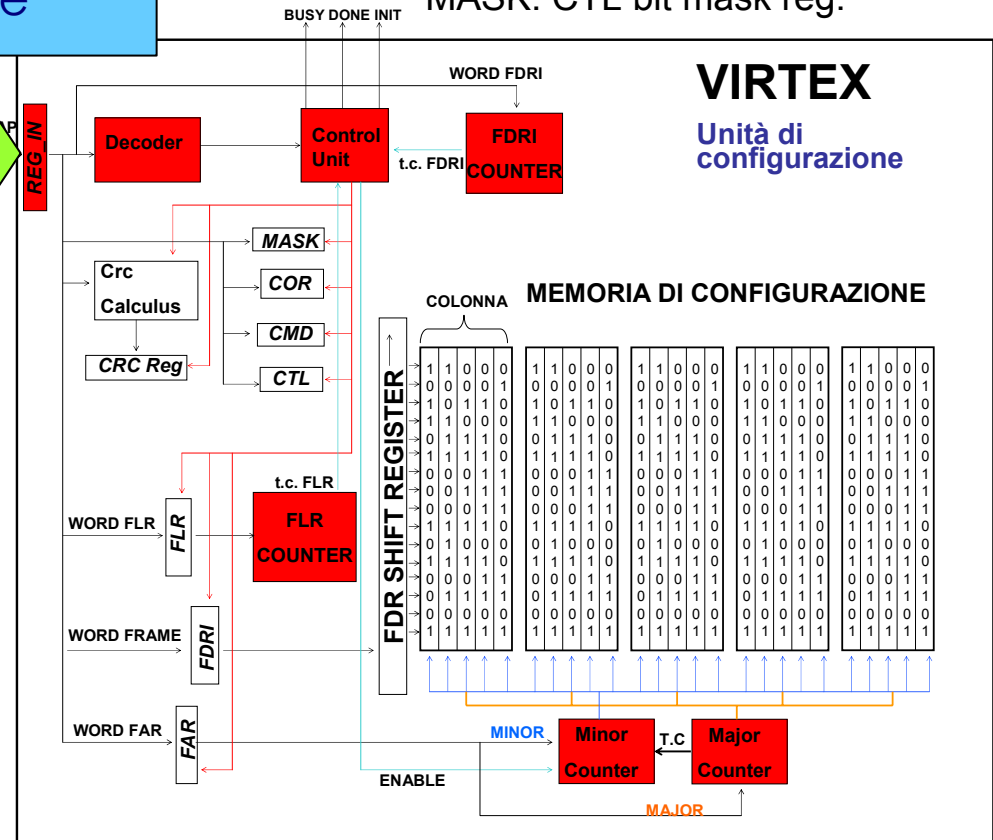


UNITÀ di configurazione

REGISTERS

- CMD: Command reg.
- FLR: Frame length reg.
- FAR: Frame add. reg.
- FDRI: # data frame input reg.
- FDRO: # data frame output reg.
- CTL: Control reg.
- COR: Config. option reg.
- MASK: CTL bit mask reg.

VIRTEX Unità di configurazione



Modello originale
Formato Bitstream
di configurazione

comandi
di configurazione

bloccchi NEW
della struttura
a stati è
ta dalla
n
si ha permesso
e della struttura
dell'Unita di co

DATI di
configurazione

Start-up

UNITÀ di configurazione

- Modello originale

Formato Bitstream di configurazione

Struttura

Blocchi NEW

PORTA

della struttura

a stati è

ta dalla

t

n

si ha permesso

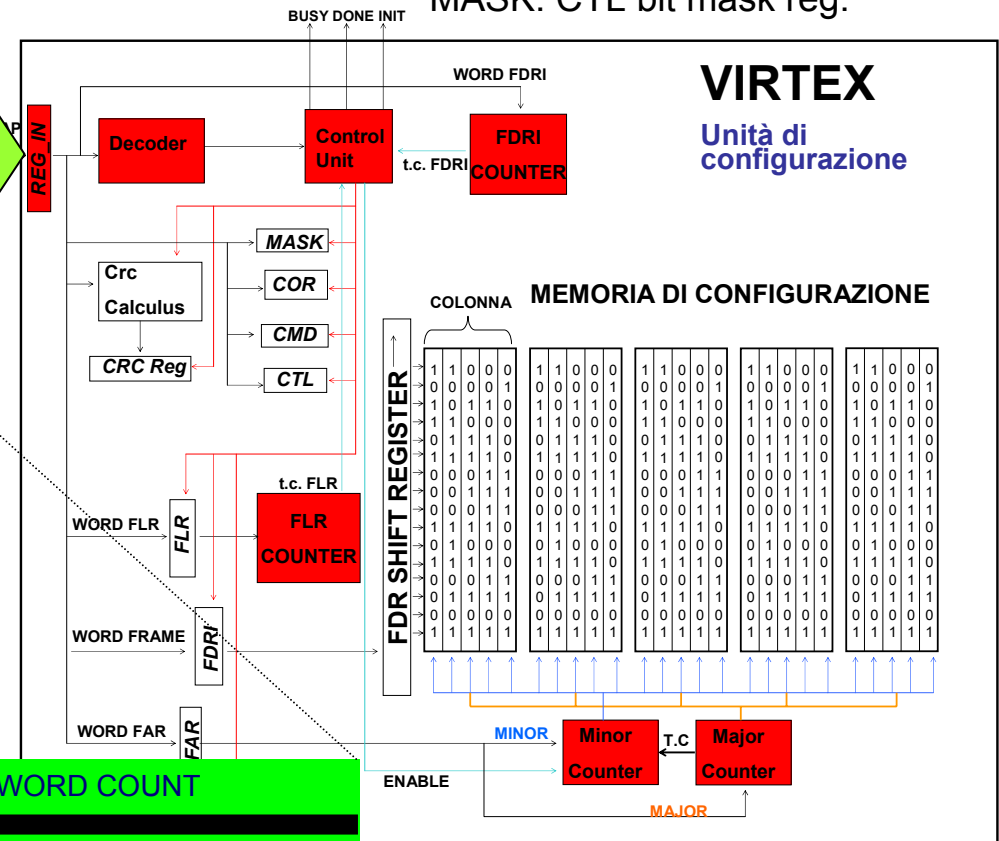
e della struttura

dell'Unità di configurazione



REGISTERS

- CMD: Command reg.
- FLR: Frame length reg.
- FAR: Frame add. reg.
- FDRi: # data frame input reg.
- FDRO: # data frame output reg.
- CTL: Control reg.
- COR: Config. option reg.
- MASK: CTL bit mask reg.

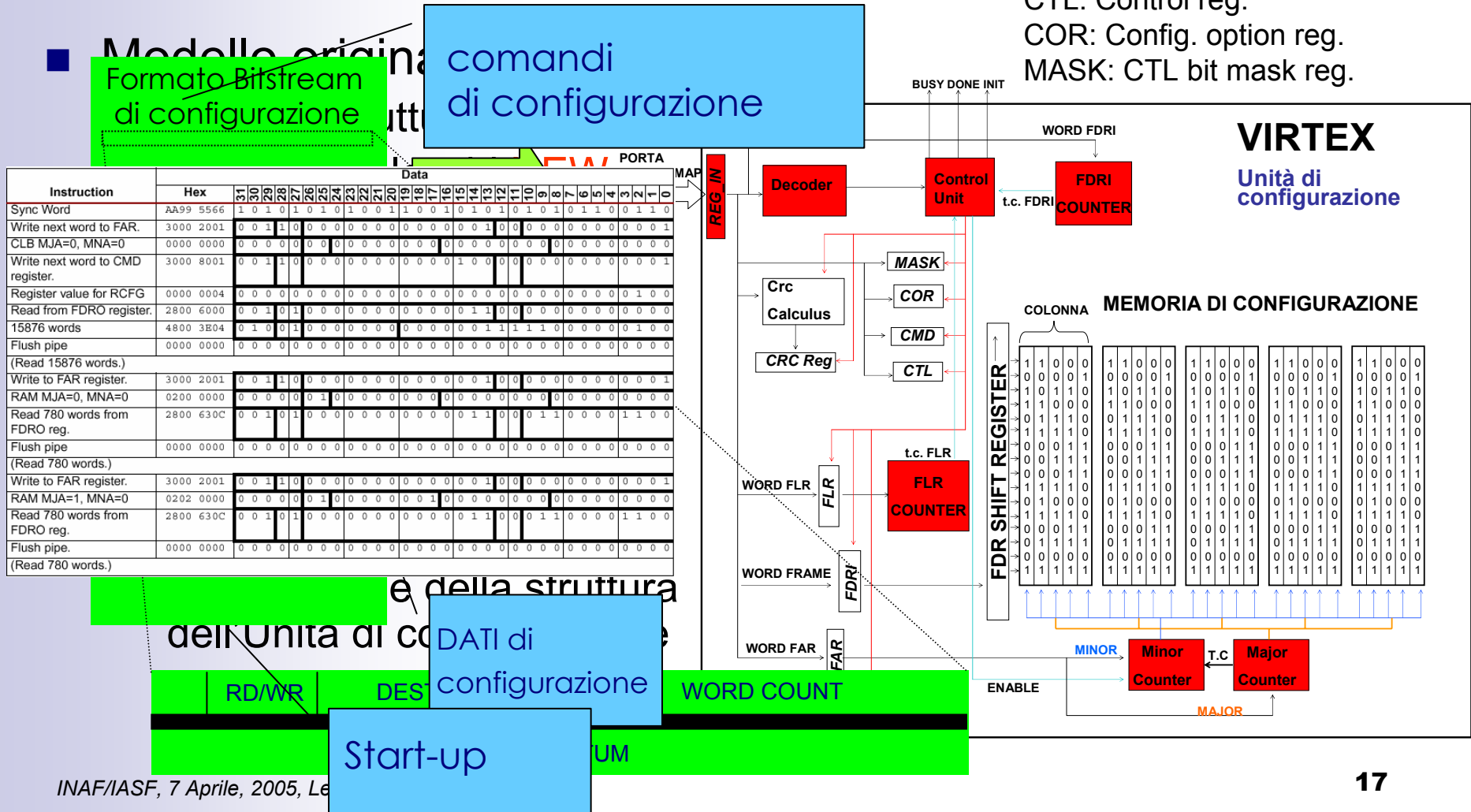


UNITÀ di configurazione

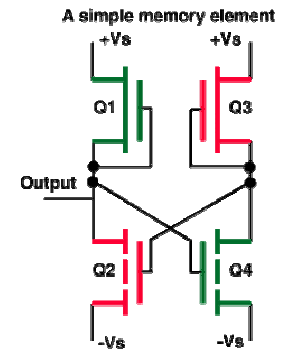
REGISTERS

- CMD: Command reg.
- FLR: Frame length reg.
- FAR: Frame add. reg.
- FDRi: # data frame input reg.
- FDRO: # data frame output reg.
- CTL: Control reg.
- COR: Config. option reg.
- MASK: CTL bit mask reg.

VIRTEX Unità di configurazione



SEE Single Event Effect



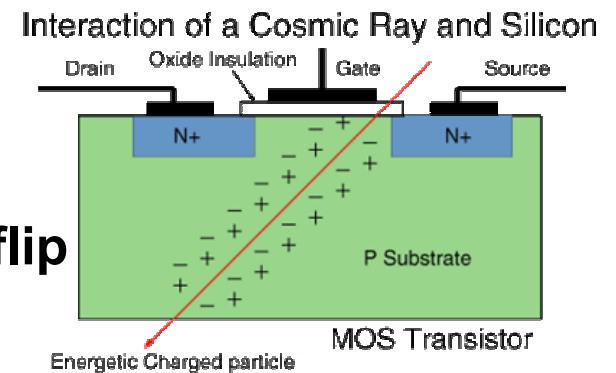
■ Errori non distruttivi

□ SEU (Single Event Upset)

- Memoria di configurazione **Bit-flip**
- Registri della Unità di configurazione **Bit-flip**

□ SET (Single Event Transient)

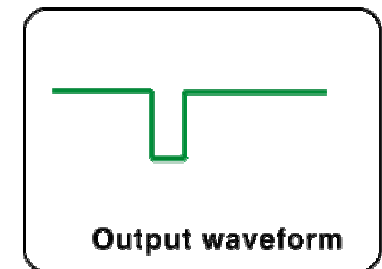
- Unità di configurazione
- Transizione erronea della macchina a stati dell'Unità di configurazione



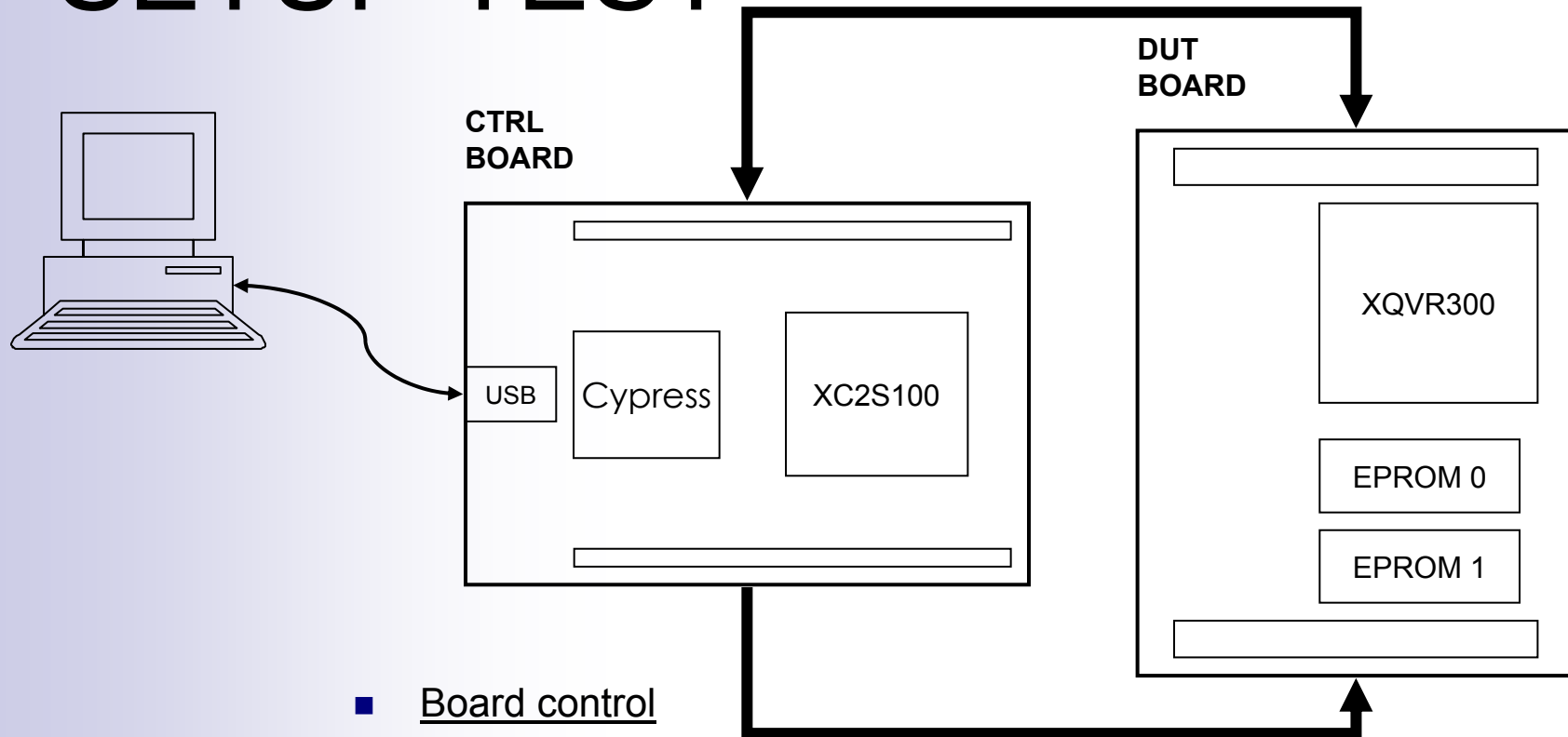
■ Errori distruttivi

□ SEL (Single Event Latch-Up)

Single Event Transients



SETUP TEST



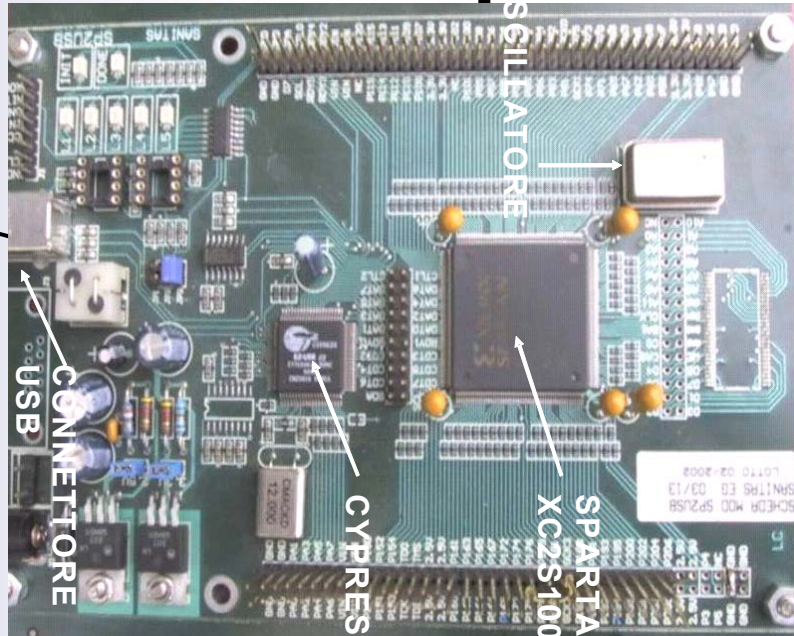
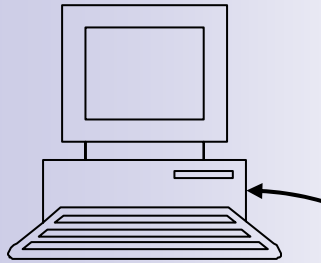
■ Board control

- Spartan 2 100 -XC2S100-
- Microcontrollore USB Cypress
- USB 1.0 velocità 1.5 Mbit/s
- Alim Vin_3,3V_2,5 V
- 100 IO sul connettore
- Interfaccia Eprom

■ Board DUT

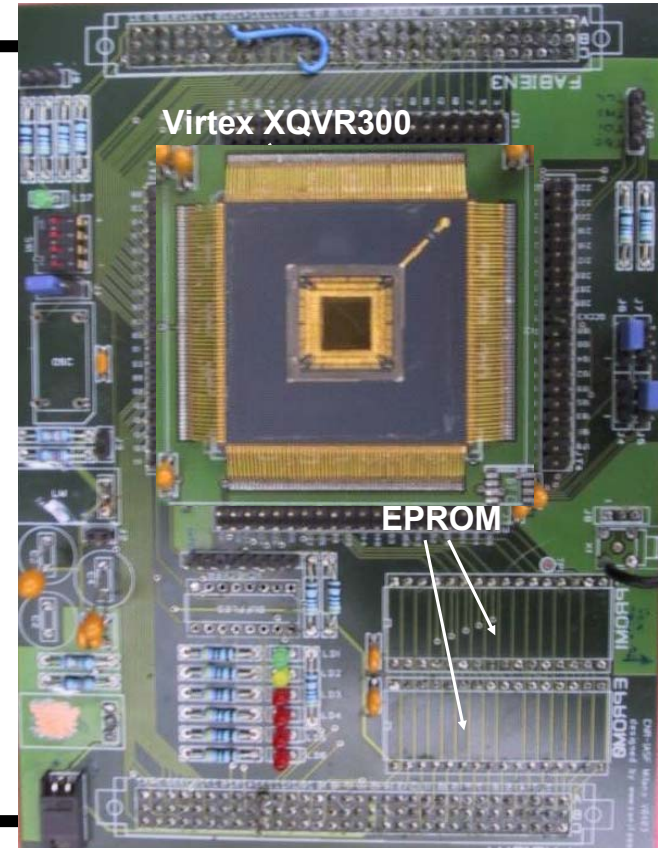
- Virtex 300 radhard –XQVR300-
- 2 eprom 8Mbit
- Sensore di temperatura
- Rimozione metallica

SETUP TEST



■ Board control

- Spartan 2 100 -XC2S100-
- Microcontrollore USB Cypress
- USB 1.0 velocità 1.5 Mbit/s
- Alim Vin_3,3V_2,5 V
- 100 IO sul connettore
- Interfaccia Eprom




■ Board DUT

- Virtex 300 radhard –XQVR300-
- 2 eprom 8Mbit
- Sensore di temperatura
- Rimozione metallica



www.sanitasEG.it

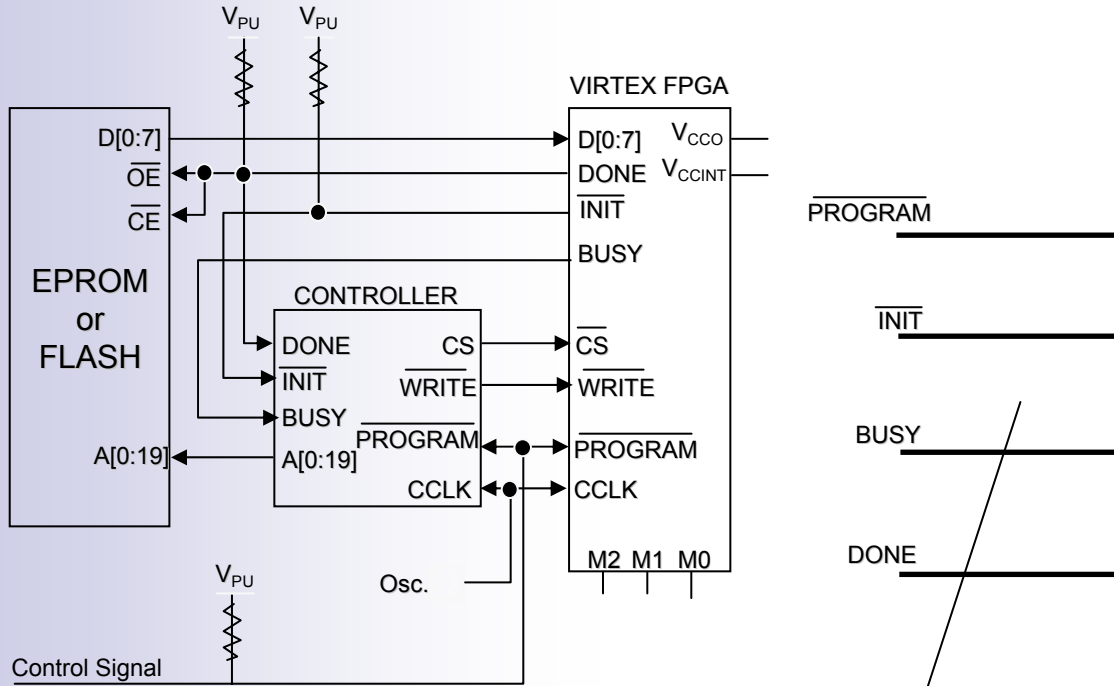
Procedure di misura

- Impostazione (flusso)  stima del tasso di guasto
 - Confronto dei dati di readback
 - Analisi dei segnali
- **Freqrec** (riconfigurazione frequente)
 - Configurazione continua del DUT
 - Monitoraggio dei segnali (INIT DONE BUSY)
 - Verifica funzionale del design implementato
 - Rilettura dei registri dell'Unità di configurazione
- **Rreg** (rilettura registri)
 - Confronto del contenuto di tutti i registri dell'Unità di configurazione con valori di riferimento
 - Monitoraggio dei segnali

Ed inoltre

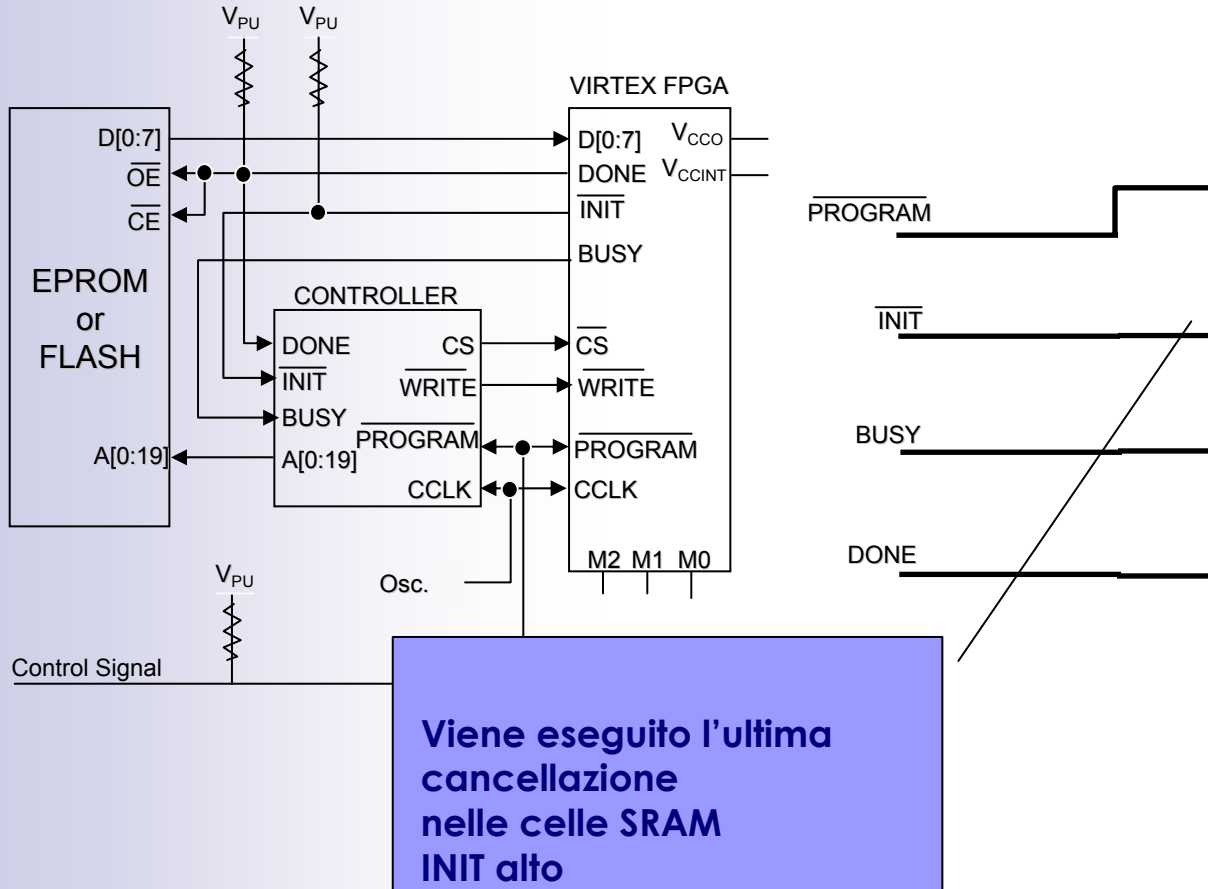
- Classificazione/catalogazione errori durante la misura

Monitoraggio dei segnali

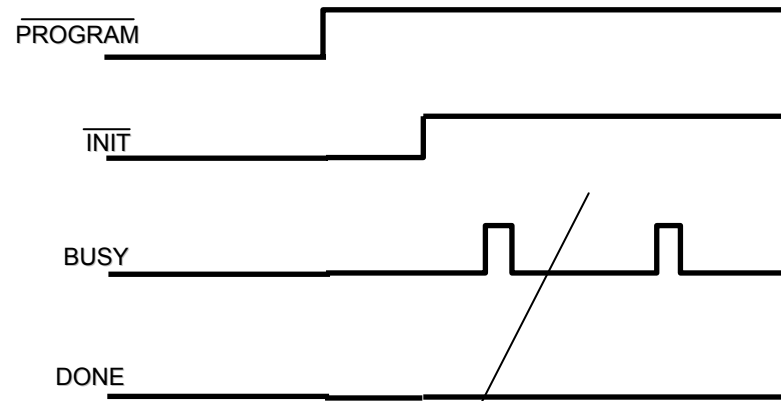
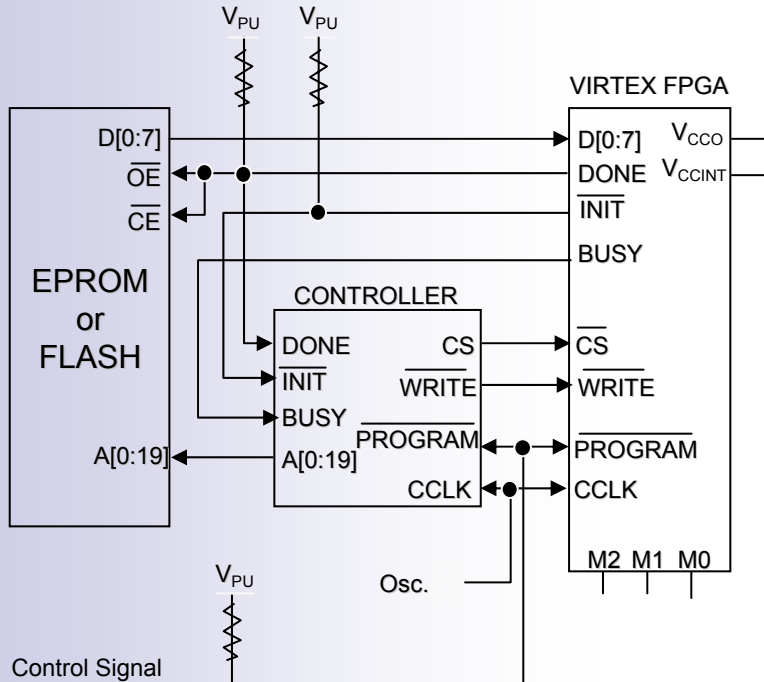


POWER-UP
**PROGRAM basso inizia
 la fase di cancellazione
 delle celle SRAM**

Monitoraggio dei segnali

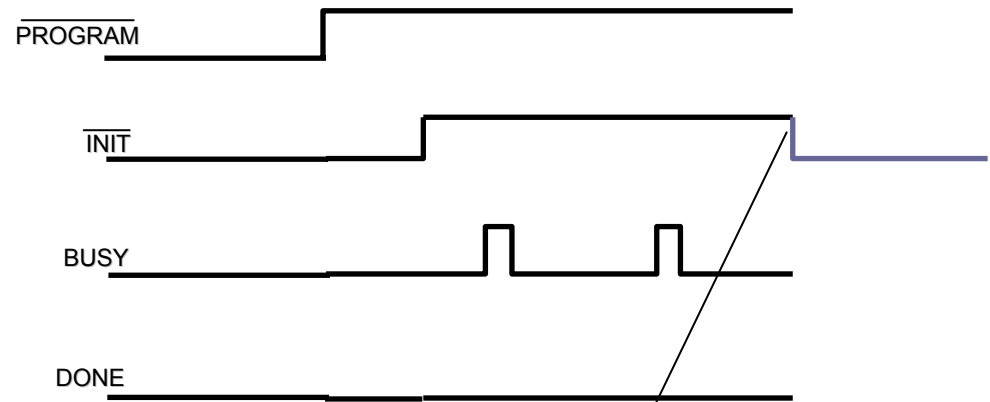
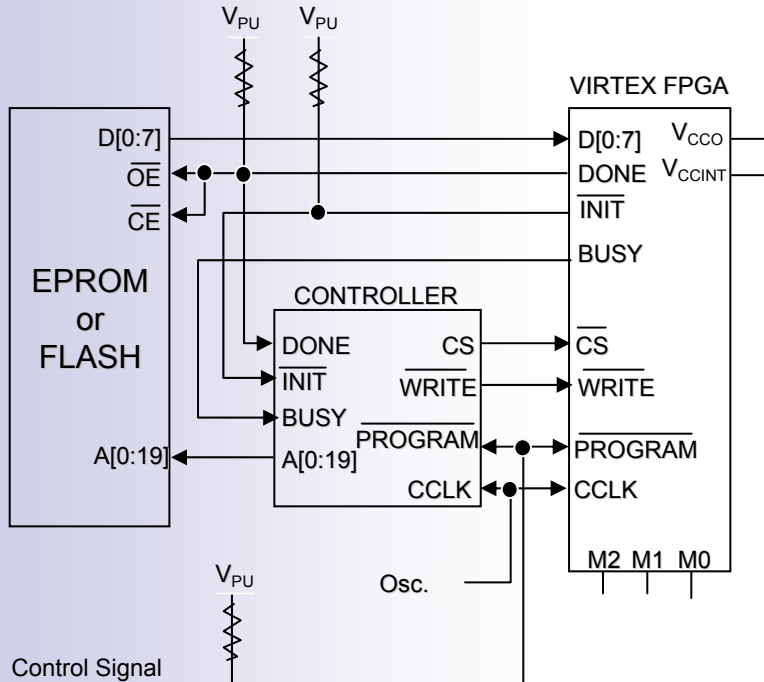


Monitoraggio dei segnali



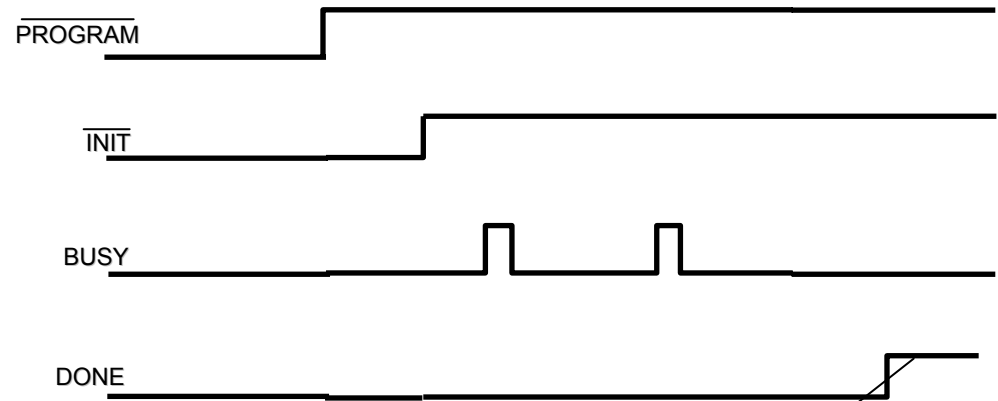
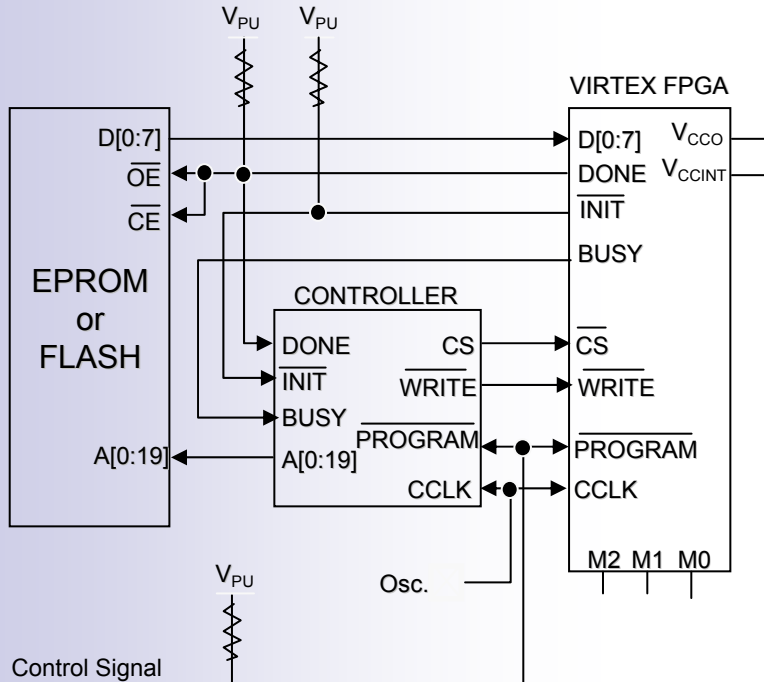
Inizia la fase di caricamento dei dati

Monitoraggio dei segnali



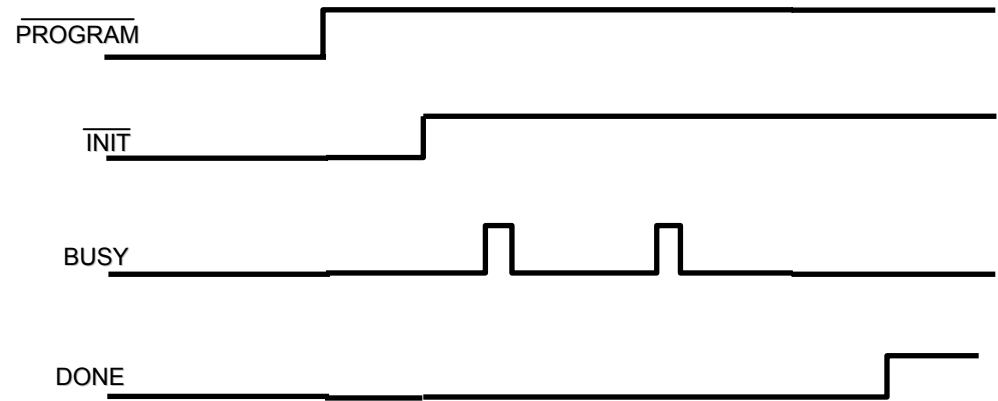
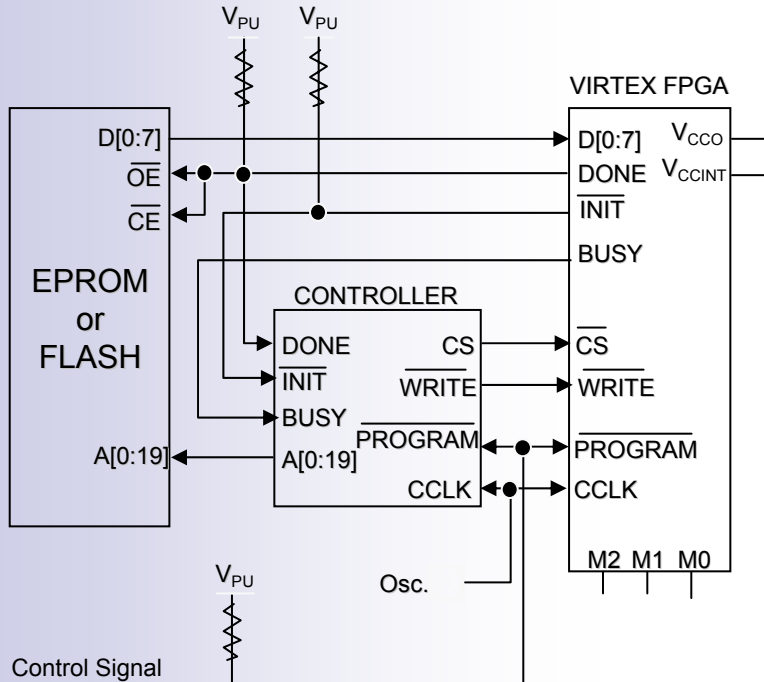
Check CRC
INIT = 0 → CRC error

Monitoraggio dei segnali



START-UP
I/O attivi

Monitoraggio dei segnali



FPGA si configura se *INIT*, *BUSY* e *DONE* hanno i valori corretti nei tempi appropriati

Acceleratore XTandem-XTU Legnaro

■ Caratteristiche della Linea SIRAD

- Ioni
- Tensione Max15MV
- Flussi da
 - bassi $10^2:10^3$ (part/cm²*s)
 - alti 10^8 (part/cm²*s)
- Energia
- LET
- multisorgente 1 metalli
 - 107Ag
 - 16O
 - 58Ni
 - 28Si
- multisorgente 2 alogeni
 - 79Br
 - 127I
 - 35Cl
 - 19F

Ion Species	Energy (MeV)	q ₁	q ₂	Range in Si (μm)	Surface LET in Si (MeV×cm ² /mg)
¹ H	28	1	1	4390	0.02
⁷ Li	56	3	3	378	0.37
¹¹ B	80	4	5	195	1.01
¹² C	94	5	6	171	1.49
¹⁶ O	108	6	7	109	2.85
¹⁹ F	122	7	8	99.3	3.67
²⁸ Si	157	8	11	61.5	8.59
³² S	171	9	12	54.4	10.1
³⁵ Cl	171	9	12	49.1	12.5
⁴⁸ Ti	196	10	14	39.3	19.8
⁵¹ V	196	10	14	37.1	21.4
⁵⁸ Ni	220	11	16	33.7	28.4
⁶³ Cu	220	11	16	33.0	30.5
⁷⁴ Ge	231	11	17	31.8	35.1
⁷⁹ Br	241	11	18	31.3	38.6
¹⁰⁷ Ag	266	12	20	27.6	54.7
¹²⁷ I	276	12	21	27.9	61.8
¹⁹⁷ Au	275	13	26	23.4	81.7

INAF RadTest

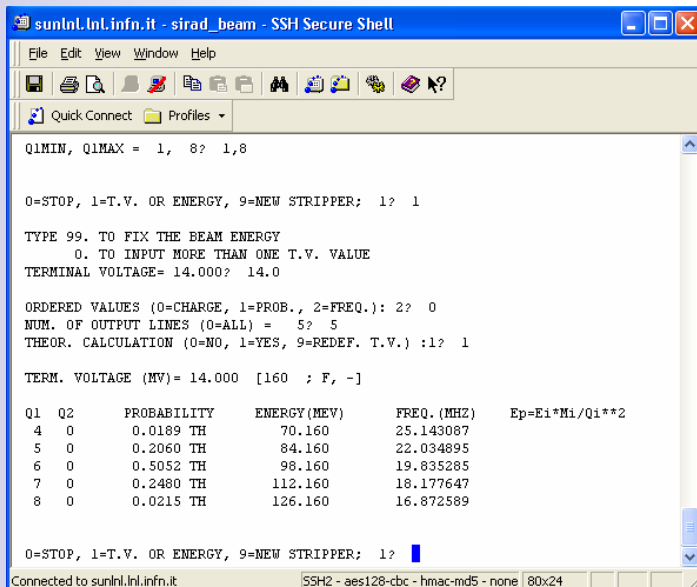
- 2 multi-sorgenti (**alogeni**, metalli)*

Ion	Energy (MeV)	LET in Si (MeV × cm ² /mg)	Range in Si (μm)
¹⁶ O	84	3.49	74.28
¹⁹F	84	4.89	57.83
²⁸ Si	160	8.49	62.83
³⁵Cl	174	12.6	50.74
⁵⁸ Ni	223	29	37.47
⁷⁹Br	250	41.7	33.45
¹⁰⁷ Ag	260	58	28.59
¹²⁷I	275	65	29.47

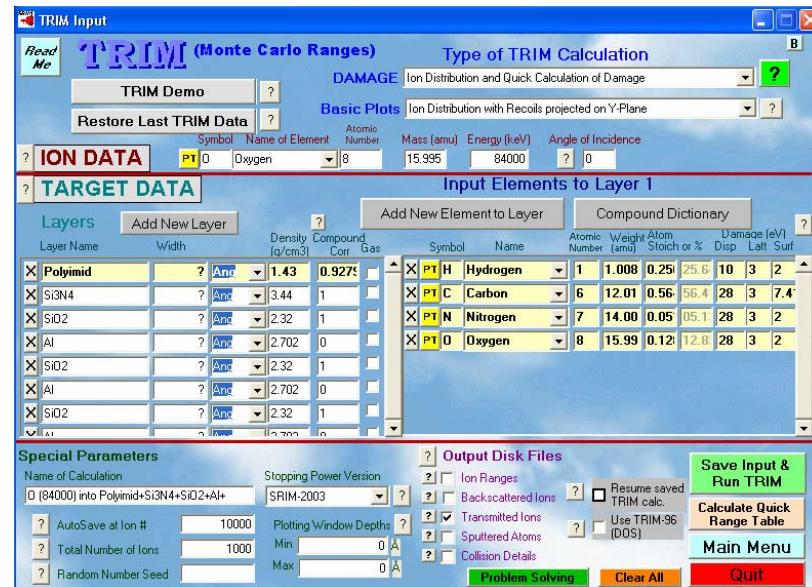
* Tensione tandem 14 -14.2 MV

Ioni: Energia

1. beam @ sunInl.Inl.infn.it → energia/ione,
2. simulazioni SRIM/TRIM → Energia, LET, range in Si dopo 5 livelli metal



```
sunInl.Inl.infn.it - sirad_beam - SSH Secure Shell
File Edit View Window Help
Quick Connect Profiles
Q1MIN, Q1MAX = 1, 8? 1,8
0=STOP, 1=T.V. OR ENERGY, 9=NEW STRIPPER: 1? 1
TYPE 99. TO FIX THE BEAM ENERGY
0. TO INPUT MORE THAN ONE T.V. VALUE
TERMINAL VOLTAGE= 14.000? 14.0
ORDERED VALUES (0=CHARGE, 1=PROB., 2=FREQ.): 2? 0
NUM. OF OUTPUT LINES (0=ALL) = 5? 5
THEOR. CALCULATION (0=NO, 1=YES, 9=REDEF. T.V.): 1? 1
TERM. VOLTAGE (MV) = 14.000 [160 ; F, -]
Q1 Q2 PROBABILITY ENERGY (MEV) FREQ. (MHZ) Ep=Ei*Mi/Q1**2
4 0 0.0189 TH 70.160 25.143087
5 0 0.2060 TH 84.160 22.034895
6 0 0.5052 TH 98.160 19.835285
7 0 0.2480 TH 112.160 18.177647
8 0 0.0215 TH 126.160 16.872589
0=STOP, 1=T.V. OR ENERGY, 9=NEW STRIPPER: 1?
Connected to sunInl.Inl.infn.it SSH2 - aes128-cbc - hmac-md5 - none 80x24
```



TRIM (Monte Carlo Ranges) Type of TRIM Calculation
DAMAGE Ion Distribution and Quick Calculation of Damage
Basic Plots Ion Distribution with Recoils projected on Y-Plane

ION DATA Symbol Name of Element Atomic Number Mass (amu) Energy (keV) Angle of Incidence
PT O Oxygen 8 15.995 84000 ? 0

TARGET DATA Input Elements to Layer 1

Layer Name	Width	Density (g/cm3)	Compound Corr	Gas	Symbol	Name	Atomic Number	Weight (amu)	Atom Stoich or %	Damage (eV) Disp	Latt	Surf	
X Polyimid	?	1.43	0.927		PT H	Hydrogen	1	1.008	0.25	25.6	10	3	2
X Si3N4	?	3.44	1		PT C	Carbon	6	12.01	0.56	56.4	28	3	7.4
X SiO2	?	2.32	1		PT N	Nitrogen	7	14.00	0.05	05.1	28	3	2
X Al	?	2.702	0		PT O	Oxygen	8	15.99	0.12	12.8	28	3	2
X SiO2	?	2.32	1										
X Al	?	2.702	0										
X SiO2	?	2.32	1										

Special Parameters Name of Calculation Stopping Power Version Output Disk Files
0 (84000) into Polyimid+Si3N4+SiO2+Al+ SRIM-2003 ? ? ?
? AutoSave at Ion # 10000 Plotting Window Depths ? ? ?
? Total Number of Ions 1000 Min 0 A ? ? ?
? Random Number Seed Max 0 A ? ? ?

Save Input & Run TRIM
Calculate Quick Range Table
Main Menu
Problem Solving Clear All Quit

Ioni: Flusso

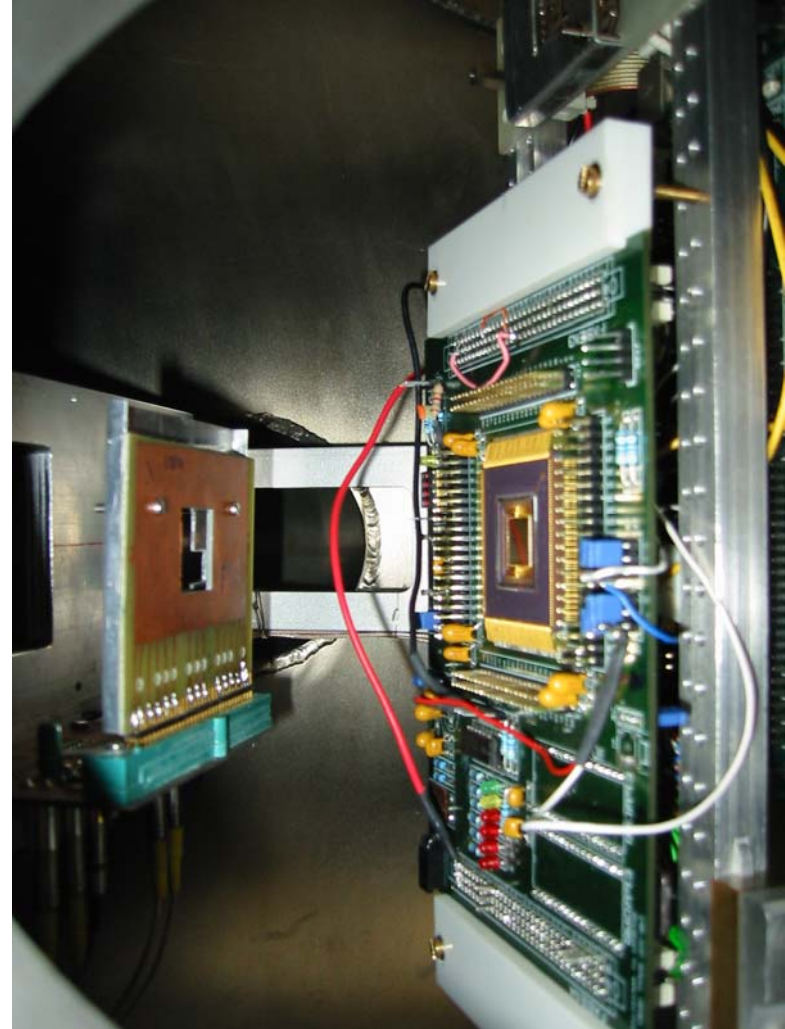
- uniformità (10%) su area $2 \times 2 \text{ cm}^2$
- $5 \cdot 10^3 - 5 \cdot 10^5 \text{ ions/cm}^2 \times \text{s}$ per $\text{LET} < 10 \text{ MeV} \times \text{cm}^2/\text{mg}$
- $3 \cdot 10^2 - 2 \cdot 10^3 \text{ ions/cm}^2 \times \text{s}$ per $\text{LET} > 10 \text{ MeV} \times \text{cm}^2/\text{mg}$
- procedura impostazione flusso prima di ogni run
- irraggiamento in vuoto ($< 8 \cdot 10^{-6} \text{ mbar}$)

Dose

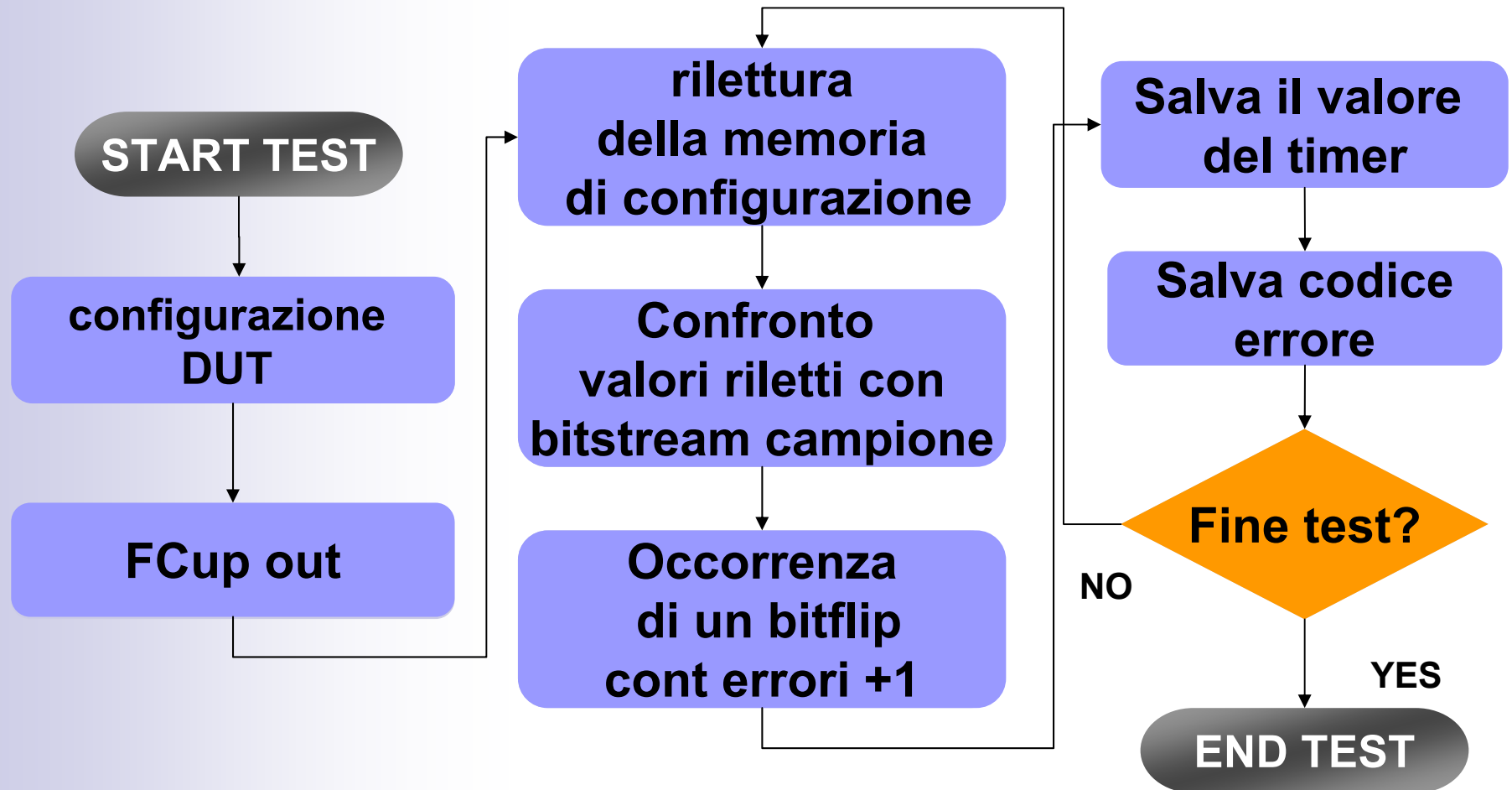
- $\text{Dose (rad (Si))} = \text{LET}_{\text{int}} \times \Phi \times 1.602 \cdot 10^{-8}$

Ion	Φ (10^6 \#/cm^2)	Dose (krad (Si))
^{16}O	285	17.31
	332	20.05
^{19}F	131	14.57
	183	20.34
^{28}Si	58	8.72
	17	2.58
^{35}Cl	5.59	1.26
	2.60	0.58
^{58}Ni	1.35	0.68
	5.87	1.95
^{79}Br	1.26	0.8
	1.01	0.64
^{107}Ag	1.56	1.09
	3.53	2.47
^{127}I	0.52	0.37
	2.43	1.71

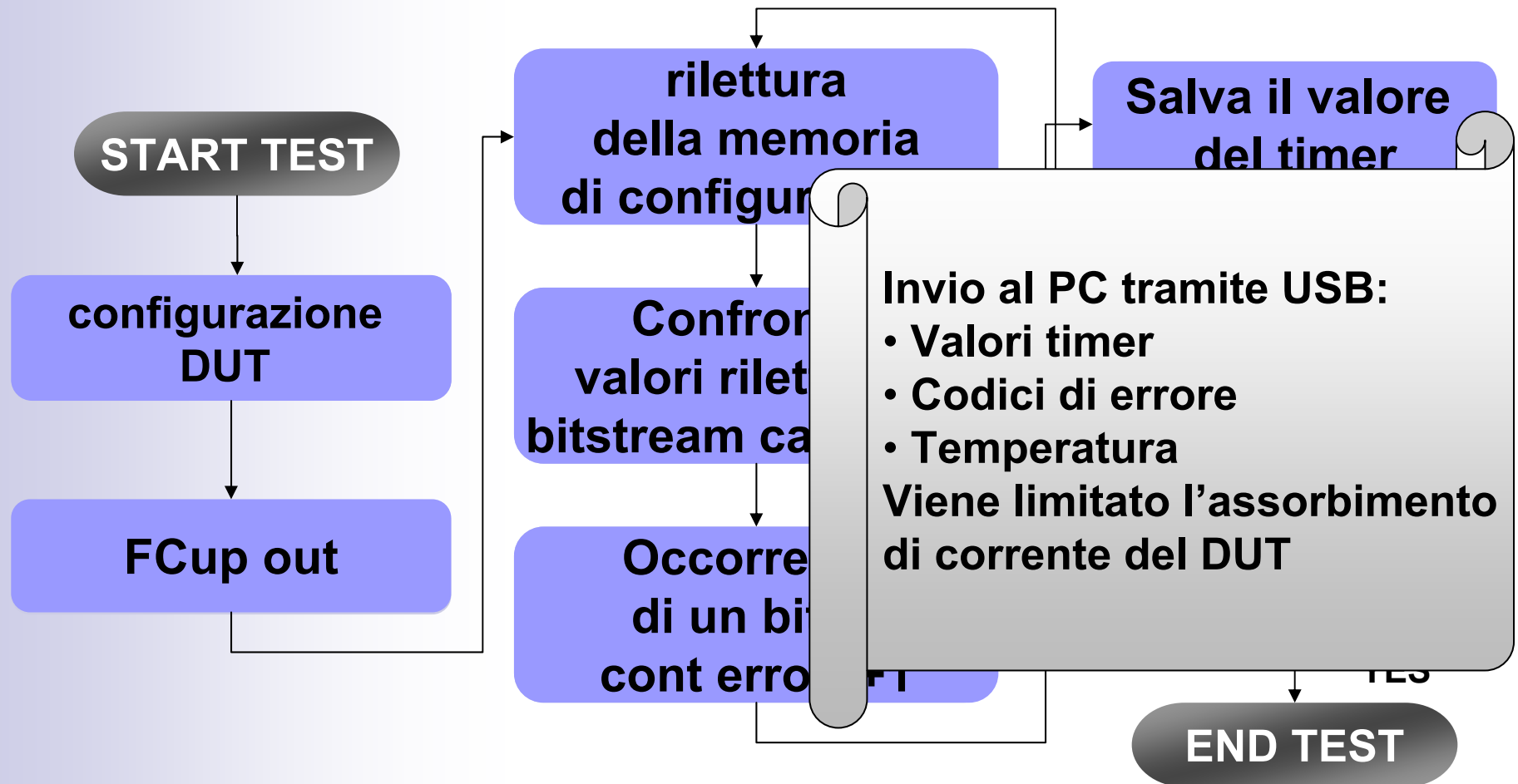
A Legnaro...



IMPOSTAZIONE



IMPOSTAZIONE



IMPOSTAZIONE

prestazioni

- Frequenza 5 MHz
- Canale USB 1.5Mbit
- Controllo assorbimento di corrente
 - 350mA fino a 1.2A
- Controllo temperatura

IMPOSTAZIONE analisi dati

- Codice di errore
- Occorrenze dei guasti (N)
- Flusso integrato nel tempo (fluence, Φ)



- Cross-section σ

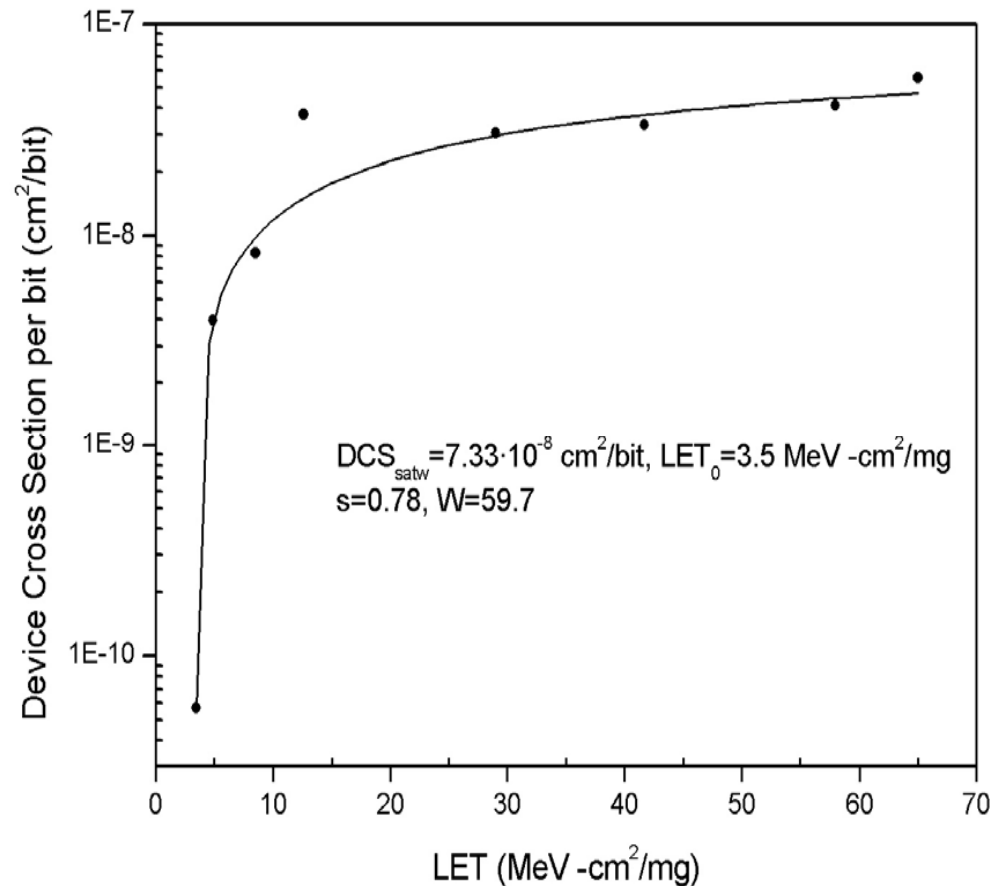
$$\sigma = N/\Phi$$

- Weibull

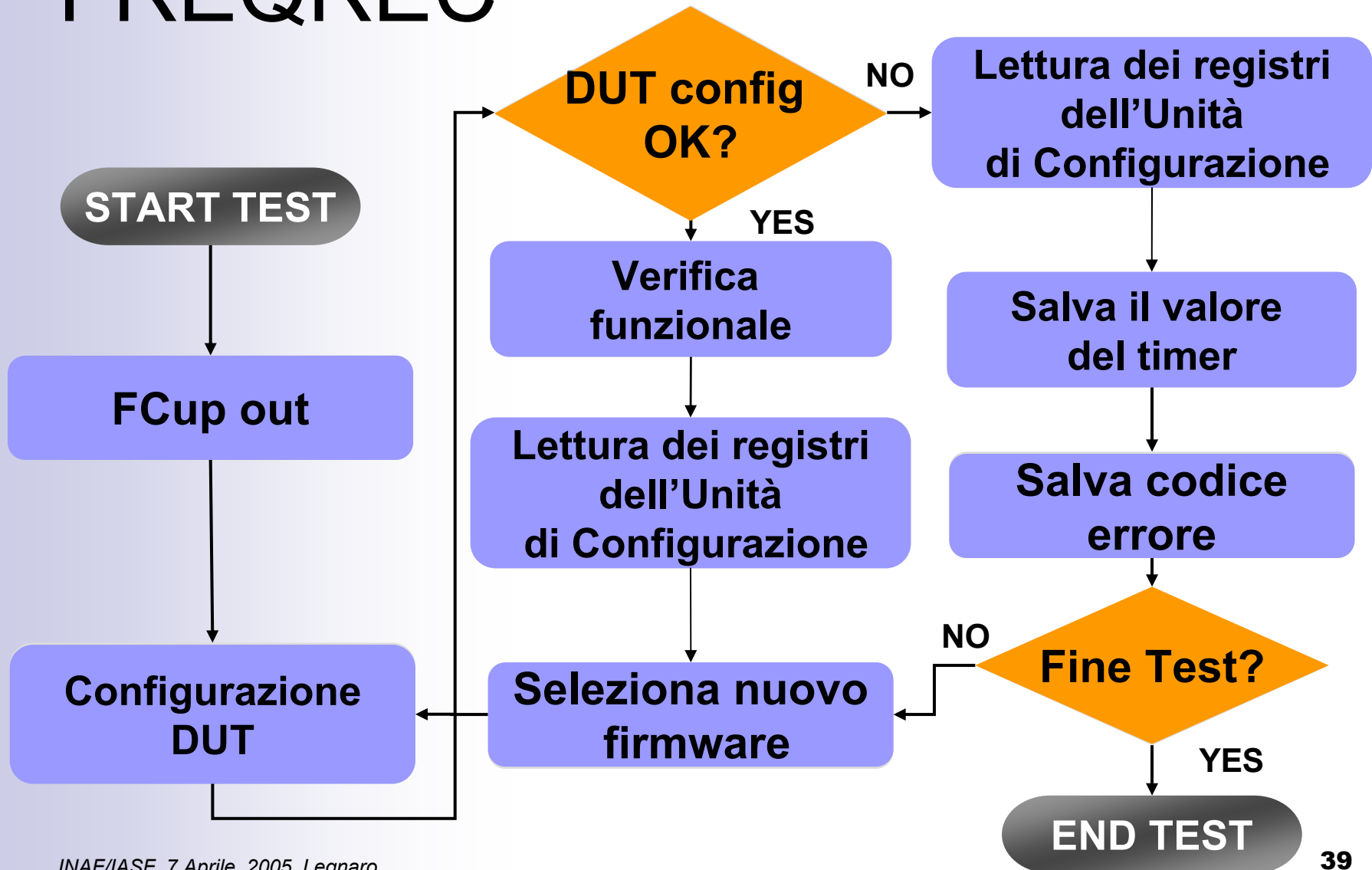
$$DCS_w(LET) = DCS_{satw} \left(1 - \exp \left(- \left[\frac{LET - LET_0}{W} \right]^s \right) \right)$$

IMPOSTAZIONE

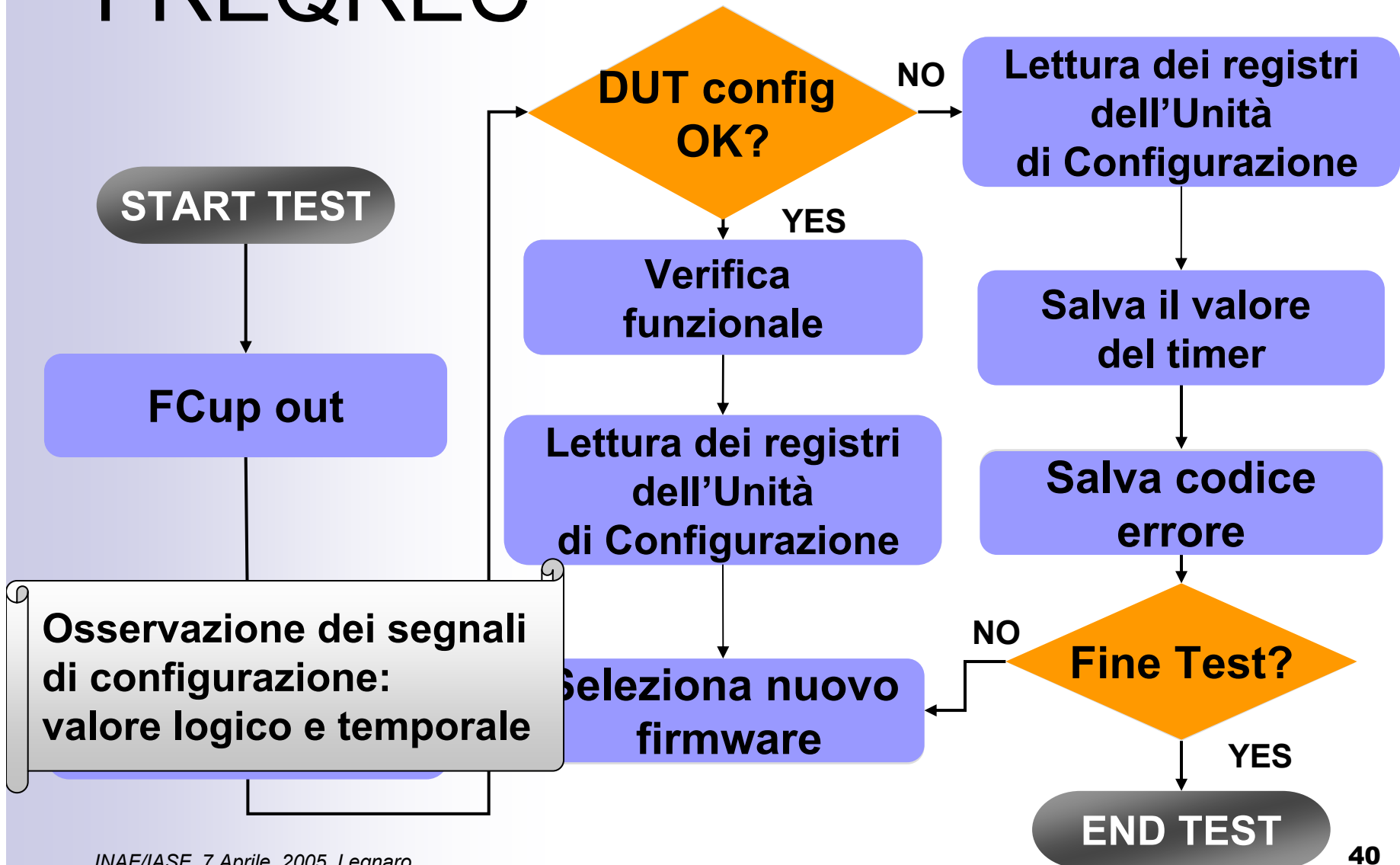
SEU Cross section per bit



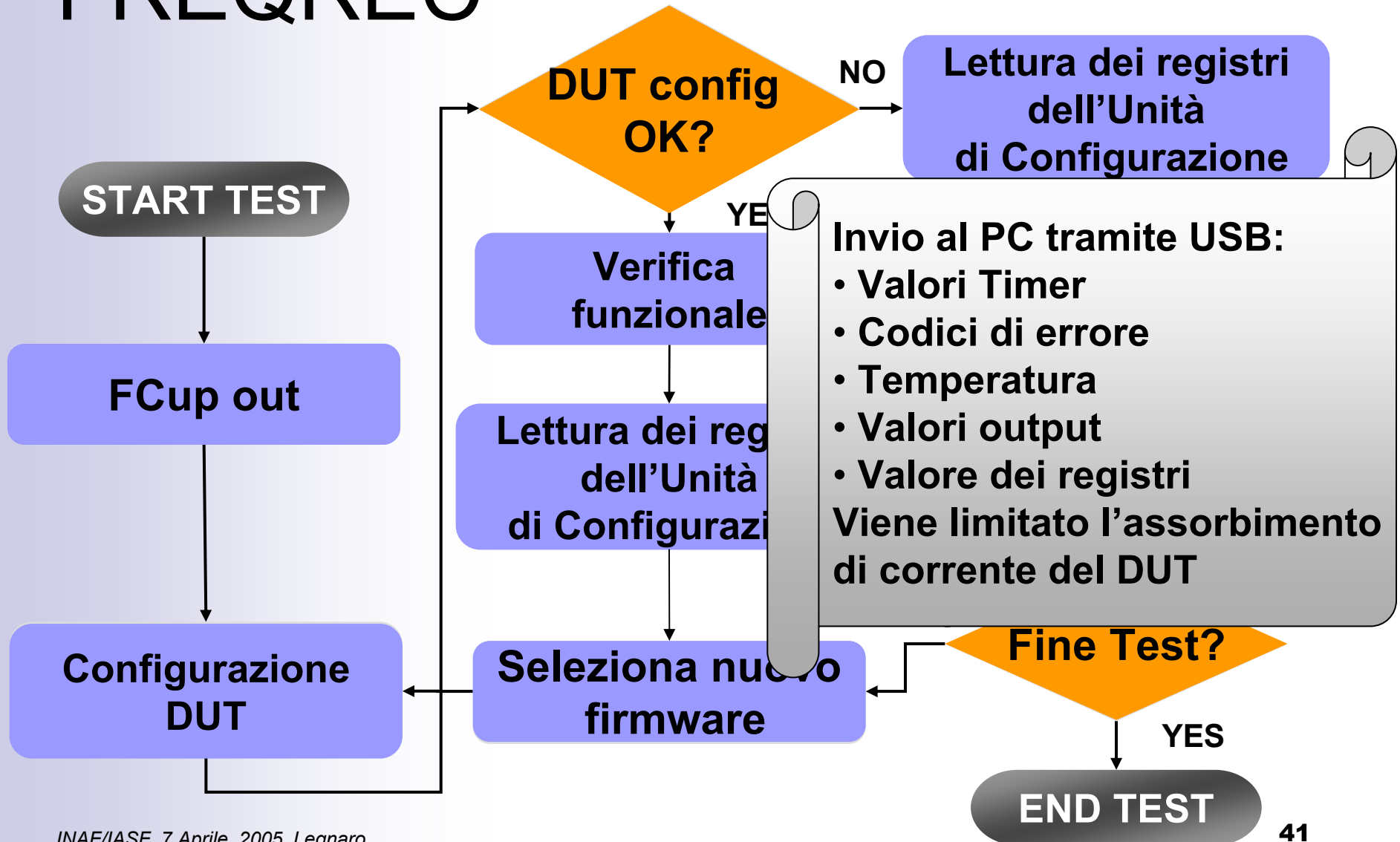
FREQREC



FREQREC



FREQREC



FREQREC

Prestazioni

- Frequenza di lavoro 5 MHz
- Tempo di un ciclo ~36 ms
- Numero di cicli in 1 ora ~100.000
- Controllo assorbimento di corrente
 - Costante: 350mA
- Controllo temperatura

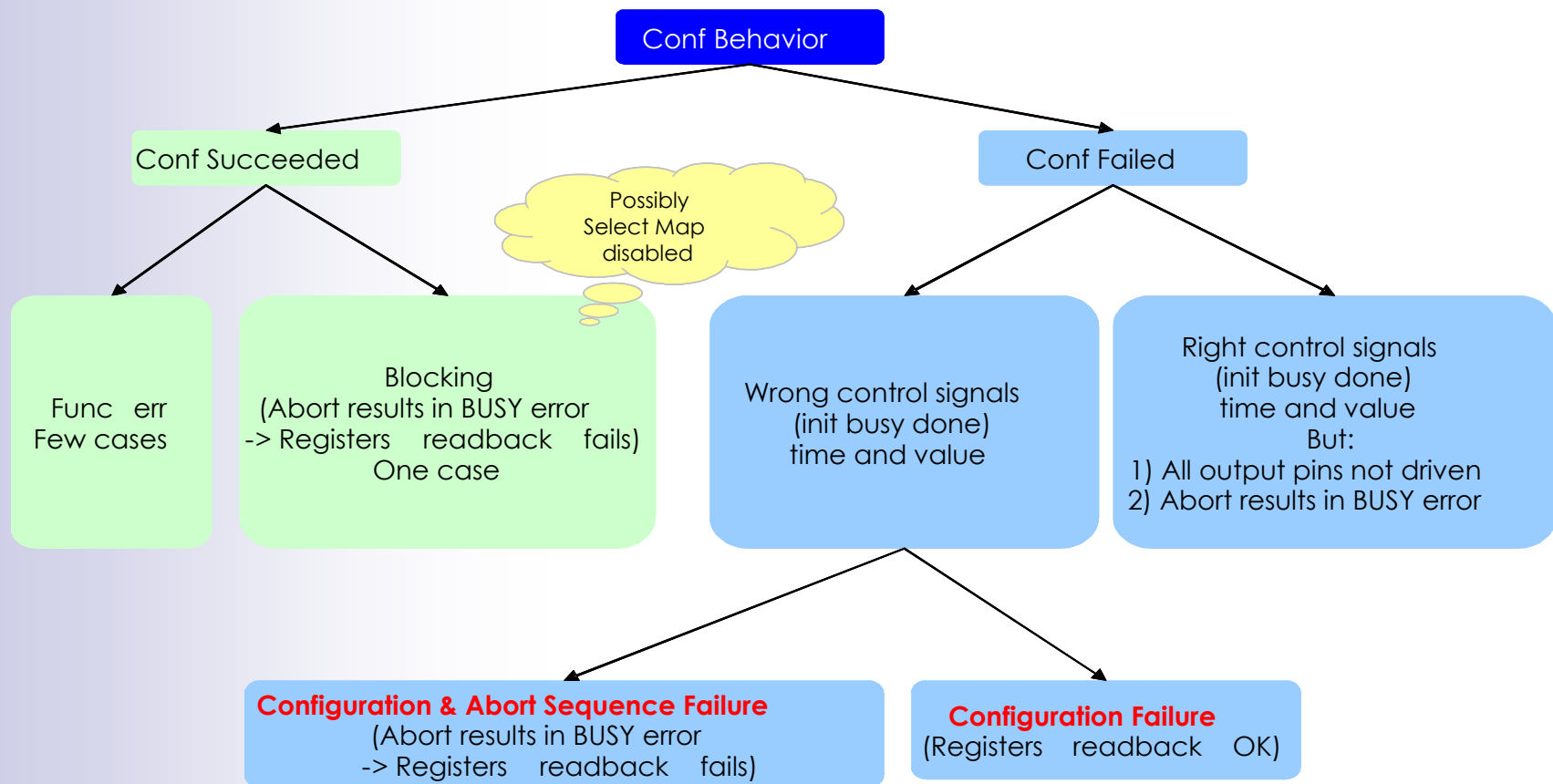
FREQREC

Occorrenze

ion	Irrad. Time hh.mm.ss (start h:m)	E_(MeV)	ϕ (#/cm ² /sec)	Φ (#/cm ²)	dati
⁷⁹ Br	0.59.51 (11:17)	250	400	1258915	Conf err:18(0.02%)
					Out err: 24 (0.02%)
					Reg. err: 23 (0.02%)
⁷⁹ Br	0.59.53 (13:14)	250	300	1012596	Conf err:11(0.01%)
					Out err: 31 (0.03%)
					Reg. err:18 (0.02%)
³⁵ Cl	0.41.09 (15:06)	174	2000	5584884	Conf err:11(0.02%)
					Out err: 52 (0.08%)
					Reg. err: 15 (0.02%)
³⁵ Cl	0.35.50 (16:03)	174	1000	2599840	Conf err: 5 (0.01%)
					Out err: 26 (0.04%)
					Reg. err: 5 (0.01%)
¹⁹ F	0.28.44 (18:01)	125	7000	10751876	Conf err: 0 (0.00%)
					Out err: 2 (0.00%)
					Reg. err: 0 (0.00%)
¹⁹ F	0.40.47 (18:49)	125	10000	27423791	Conf err: 0 (0.00%)
					Out err: 9 (0.01%)
					Reg. err: 0 (0.00%)
¹²⁷ I	0.15.15 (22:31)	275	650	521515	Conf err:11(0.04%)
					Out err: 11 (0.05%)
					Reg. err: 13 0.05%)
¹²⁷ I	0.30.17 (23:03)	275	1400	2433441	Conf err:30(0.06%)
					Out err: 56 (0.11%)
					Reg. err: 40 (0.08%)

FREQREC

Classificazione



FREQREC

analisi dati

- Codice errore
- Occorrenze (N)
- Fluence (Φ)



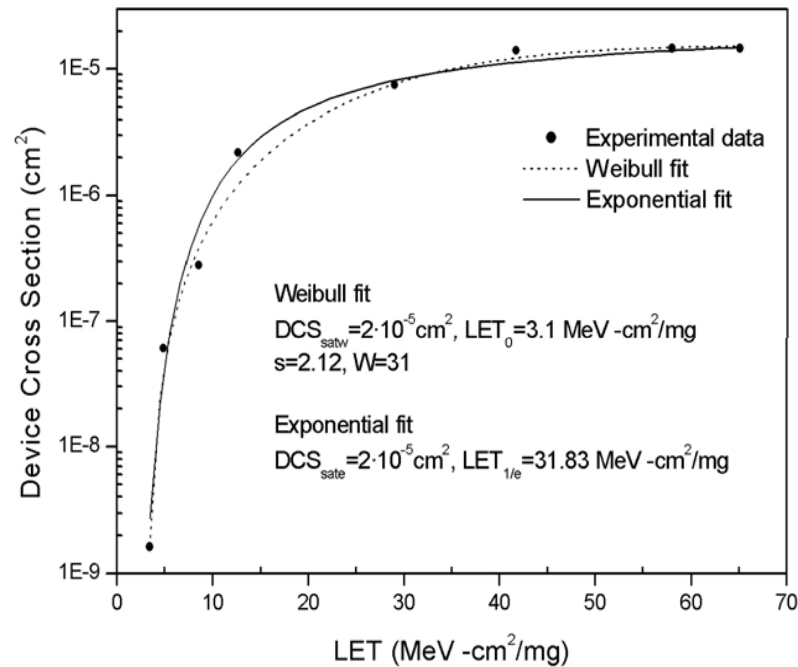
- Cross-section $\sigma = N/\Phi$
- Weibull
$$DCS_w(LET) = DCS_{satw} \left(1 - \exp \left(- \left[\frac{LET - LET_0}{W} \right]^s \right) \right)$$
- Edmond (Esponenziale)
$$DCS_e(LET) = DCS_{sate} \exp(L_{1/e} / LET)$$

C. Yui, et al., "Single event susceptibility testing of the Xilinx Virtex II FPGA", MAPLD 2002

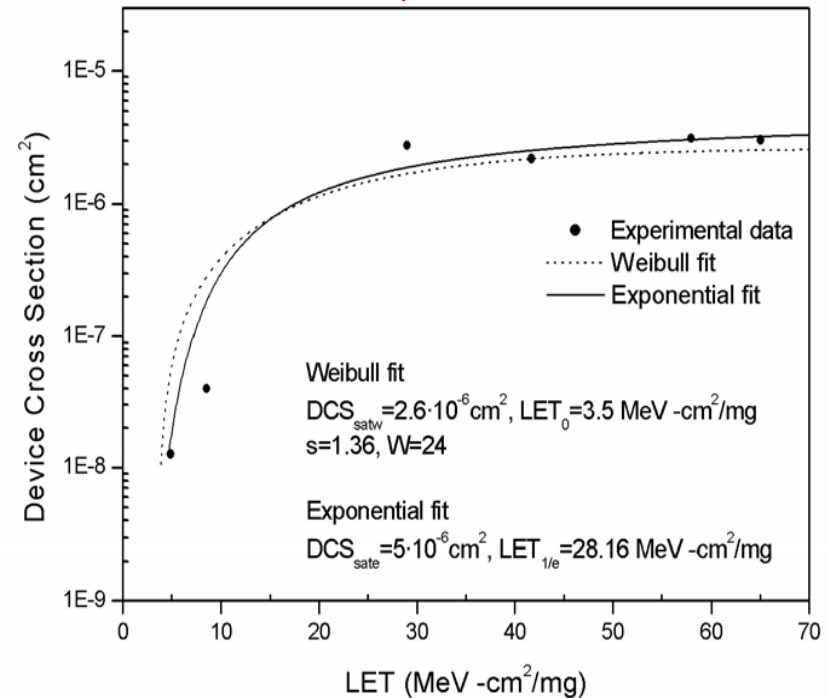
R. Koga et al., "Comparison of Xilinx Virtex-II FPGA SEE sensitivities of protons and heavy ions", RADECS03

Freqrec Device Cross section

Configuration Failure

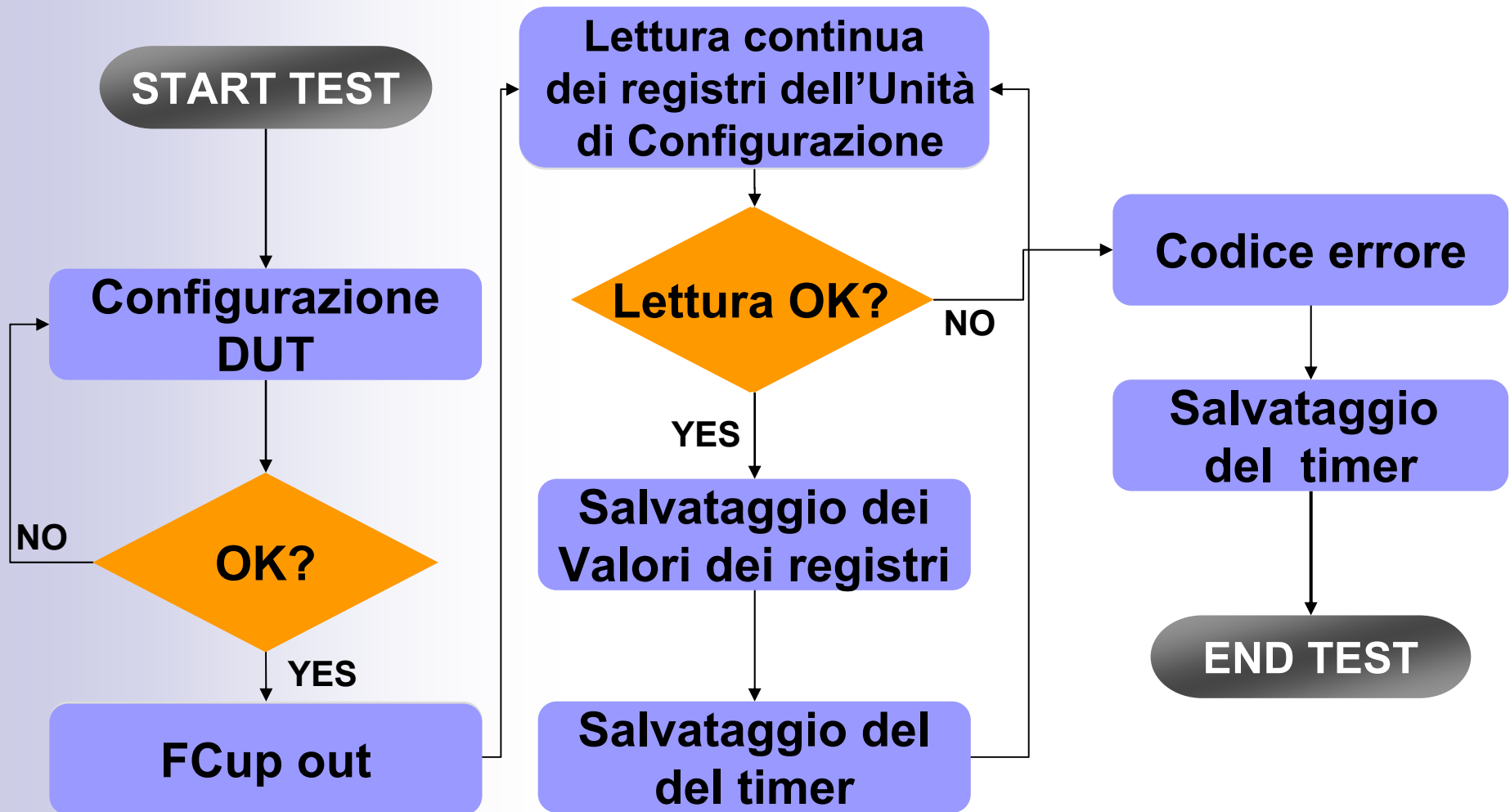


Configuration & Abort Sequence Failure

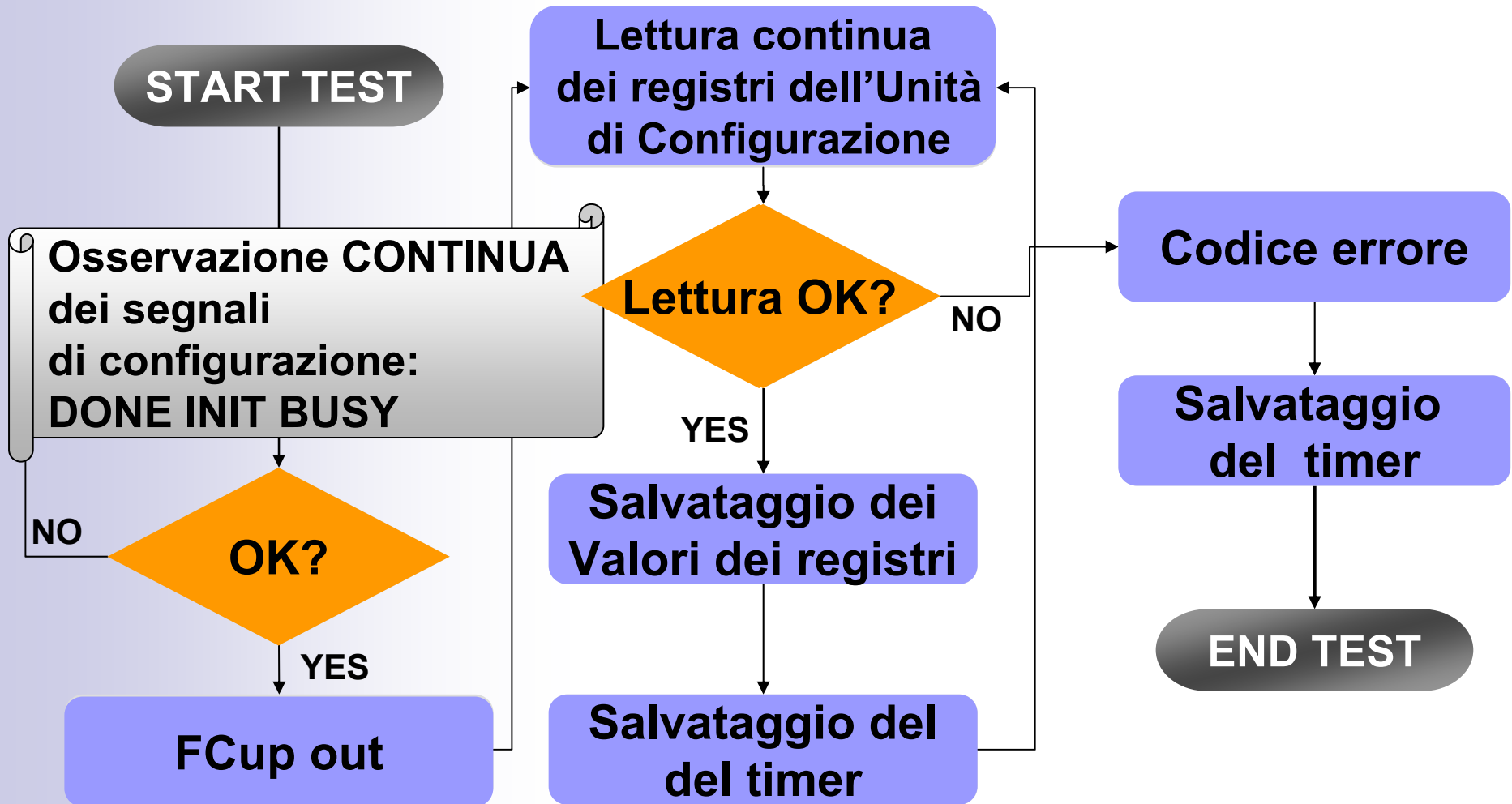


Alderighi et al., acc. NSREC 05
Alderighi et al., acc. IOLTS 05

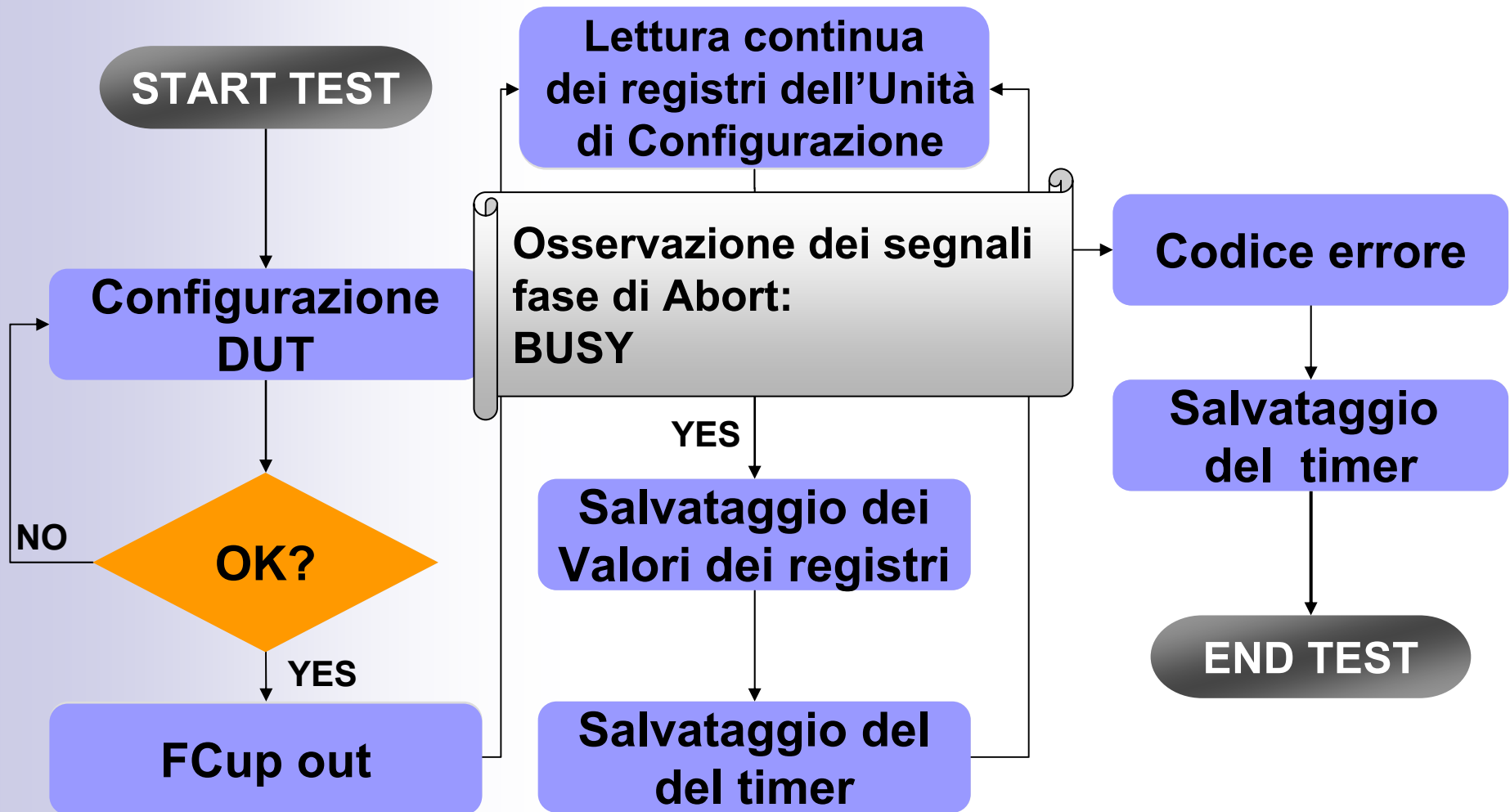
RREG Flusso operazioni



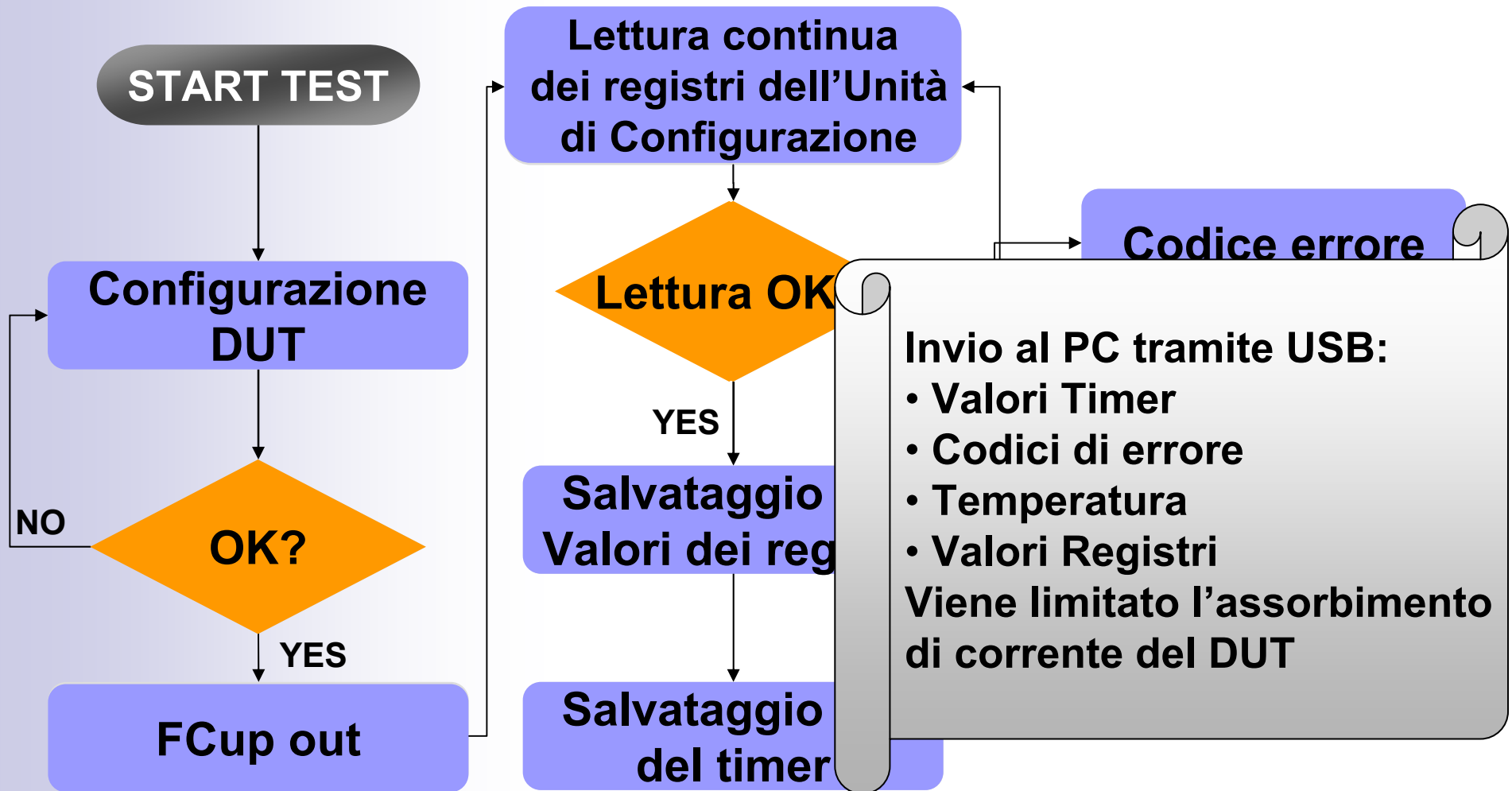
RREG Flusso operazioni



RREG Flusso operazioni



RREG Flusso operazioni



RREG

Prestazioni

- Frequenza di lavoro 5 MHz
- Controllo assorbimento di corrente
 - 350mA fino a 1.2A
- Controllo temperatura

RREG

Catalogazione

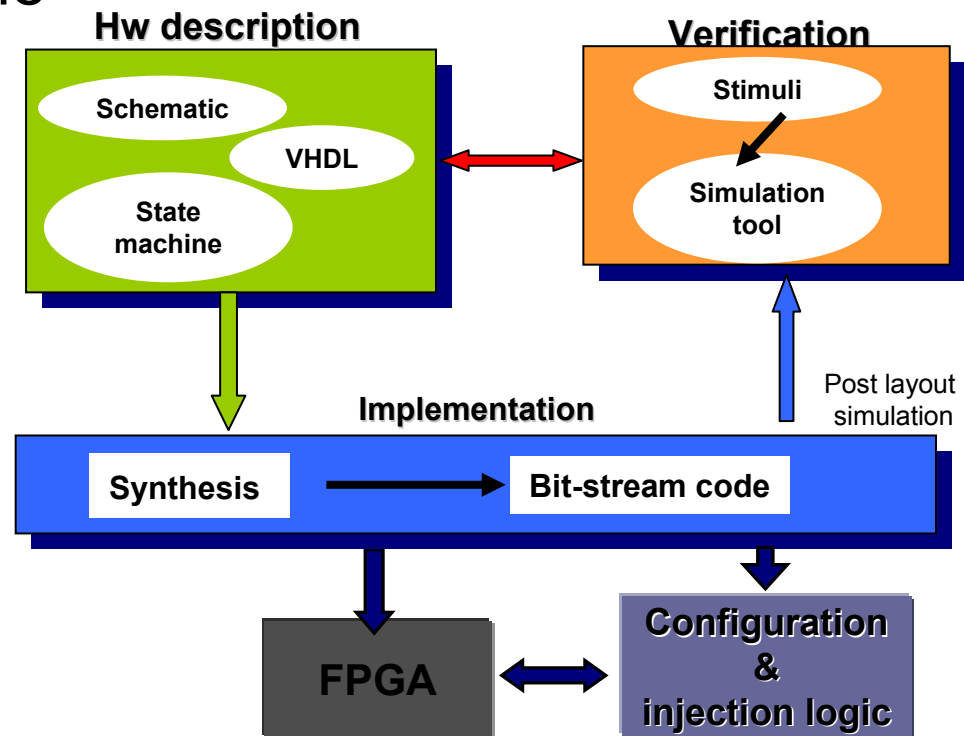
- Codice errore
- Occorrenze
- Timer



- Alterazione del contenuto (bit flip)
- Disabilitazione della porta Select Map
- POR SEFI

Iniezione di guasti

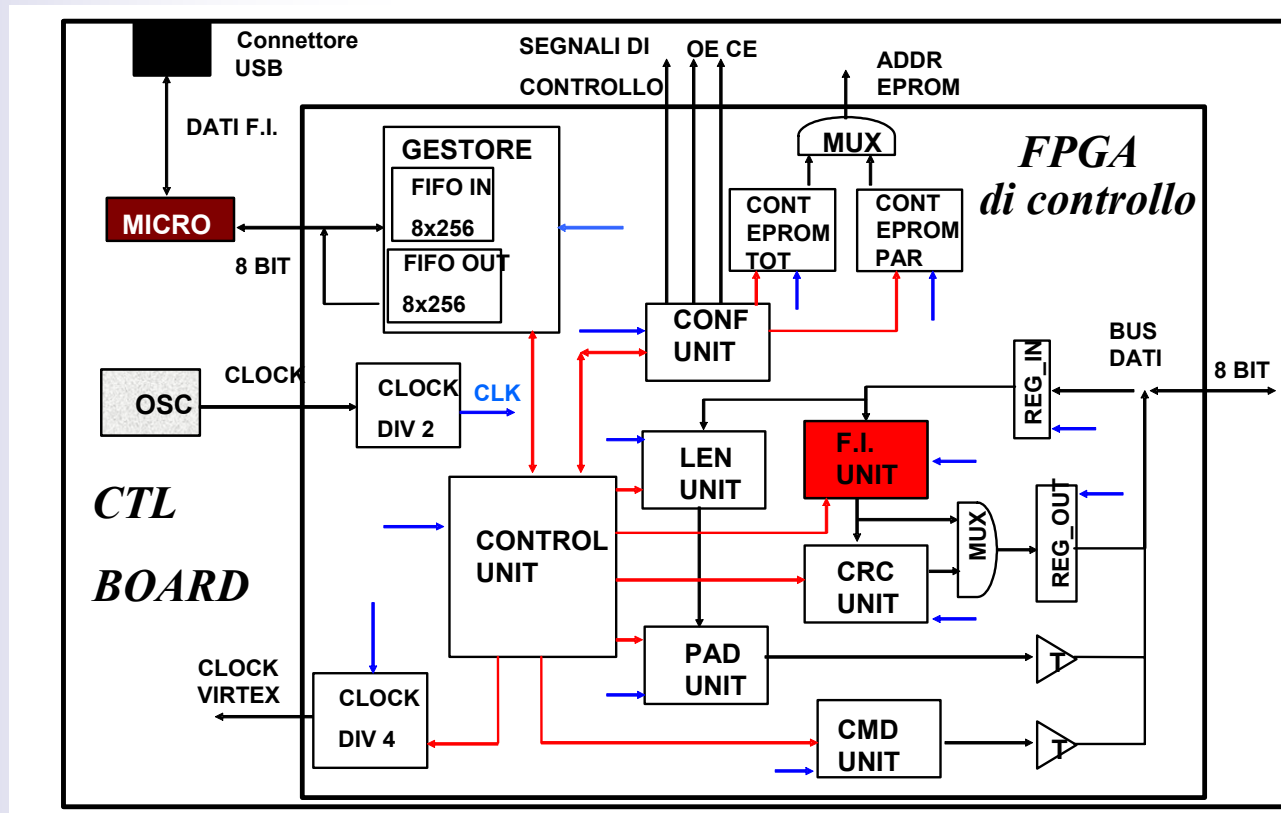
- Con lo stesso set up
- Campagna di iniezione



Modello di FI

- Modello di guasto: **SEU** altera la memoria di configurazione e i registri → bit-flip
- **Emulazione di guasto**
 - Iniezione di guasti in qualunque parte accessibile del dispositivo
 - Utilizza la struttura del dispositivo senza introdurre HW aggiuntivo

Firmware per la F.I.



Caratteristiche del sistema FI

- Iniezione di guasto nel bitstream
- SELECTMAP interfaccia di configurazione
- Tipo di iniezione: casuale o mirata
- Guasti singoli e multipli
- Accumulo guasti

Conclusioni & Sviluppi

- Sensibilità ai SEE della Unità di configurazione non trascurabile



criticità dello scrubbing

- Definizione di tecniche di
 - Verifica della configurazione
 - Mitigazione
- Completamento misure e analisi
- Upgrade del sistema

Bibliografia

1. G.M. Swift, S. Rezgui, J. George, C. Carmichael, M. Napier, J. Maksymowicz, J. Moore, A. Lesea, K. Koga, and T.F. Wrobel, "Dynamic Testing of Xilinx Virtex-II Filed Programmable Gate Array (FPGA) Input/Output Blocks (IOBs)", *IEEE Trans. Nucl. Sci.*, vol. 51, pp. 3469-3474, Dec. 2004.
2. E. Fuller, M. Caffrey, A. Salazar, C. Carmichael, and J. Fabula, "Radiation Characterization, and SEU Mitigation of the Virtex FPGA for Space-Based Reconfigurable Computing", In *IEEE Nuclear and Space Radiation Effects Conference*, July 2000.
3. C. Carmichael, E. Fuller, J. Fabula, and F. De Lima, "Proton Testing of SEU mitigation Methods for the Virtex FPGA", In *Proc. Int. Conf. Military and Aerospace Applications of Programmable Logic Devices*, Sept. 2001.
4. E. Fuller, P. Blain, M. Caffrey, and C. Carmichael, "Radiation Test Results of the Virtex FPGA and ZBT SRAM for Space Based Reconfigurable Computing", In *Proc. Int. Conf. Military and Aerospace Applications of Programmable Logic Devices*, Sept. 1999.
5. E. Fuller, M. Caffrey, A. Salazar, C. Carmichael, and J. Fabula, "Radiation Testing Update, SEU mitigation, and Availability Analysis of the Virtex FPGA for Space Reconfigurable Computing", In *Proc. Int. Conf. Military and Aerospace Applications of Programmable Logic Devices*, Sept. 2000.
6. M. Caffrey, P. Graham, E. Johnson, M. Wirthlin, N. Rollins, and C. Carmichael, "Single-Event Upsets in SRAM FPGAs", In *Proc. Int. Conf. Military and Aerospace Applications of Programmable Logic Devices*, Sept. 2002.
7. M. Alderighi, F. Casini, S. D'Angelo, M. Mancini, A. Marmo, S. Pastore, and G.R. Sechi, "A tool for Injecting SEU-like Faults into the Configuration Control Mechanism of Xilinx Virtex FPGAs", in *Proc. 18th IEEE Int. Symp. Defect and Fault Tolerance in VLSI Systems*, pp. 71-78, Nov. 2003.
8. Xilinx, "QPro Virtex 2.5V Radiation Hardened FPGAs", DS028 (v1.2) November 5, 2001.
9. D. Bisello, A. Candelori, A. Kaminsky, D. Pantano, M. Tessaro, and J. Wyss, "The SIRAD Irradiation Facility for Bulk Damage and Single Event Effects Studies", In *Proc. 7th Eur. Conf. Radiation and its Effects on Components and Systems*, Sept. 2003.
10. J.F. Ziegler, J.P. Biersack, and U. Litterman, *The Stopping and Range of Ions in Solids*, New York; Pergamon, 1996, available on line at <http://www.srim.org>.
11. R. Koga, J. George, G. Swift, C. Yui, L. Edmonds, C. Carmichael, T. Langley, P. Murray, K. Lanes, and M. Napier, "Comparison of Virtex II FPGA SEE Sensitivities to Protons and Heavy Ions", *IEEE Trans. Nucl. Sci.*, vol. 51, pp. 2825-2833, Dec. 2004.